

せやま こうへい
氏 名 瀬山 耕平
研究科, 専攻の名称 東北大学大学院工学研究科 (博士課程) 技術社会システム専攻
学位論文題目 半導体実装装置の高精度化・高速化に関する研究
論文審査委員 主査 東北大学教授 須川 成利 東北大学教授 中村 健二
東北大学教授 石田 修一 東北大学准教授 黒田 理人

論文内容要約

半導体製造工程はウェハ工程、パッケージ工程に大きく2分されており、その中でこれまではウェハ工程が半導体の微細化を一手に担ってきた。そのウェハ工程の微細化が物理的な限界に近付き鈍化しつつある中、**More Than Moore** の流れに代表されるように近年パッケージ工程に対しても高集積化、多機能化が強く求められている。そのパッケージ工程において特に重要な電極接続技術では現在ワイヤボンダ工法、フリップチップ工法が中心となっており、それぞれの工法はアプリケーションごとに通信速度、コスト、パッケージ構造などに合わせて使い分けが進んでいる。その使い分け図を **Fig. 1** に示す。本論文はパッケージ工程の進化のために、その両方の工法に対して主体的な影響を持つ実装装置の進化の観点から課題に取り組んでいる。ワイヤボンダ工法に対しては、デバイスの多ピン化、ワイヤ形状の複雑化による実装速度の低下が課題となっており、対策として実装装置の高速化、具体的には装置動作速度の向上案を装置技術の観点から述べている。ワイヤボンダにおける主要動作部位である XYZ 軸の3つの駆動軸のうち、ワイヤ形成に最も影響を与え、かつ実装速度に最も影響する Z 駆動軸の高速化に関して特に詳細の解説を行った。フリップチップ工法に対しては、現在主流である **Controlled Collapse Chip Connection (C4)** フリップチップ工法を利用したデバイスに対し、更なる高性能化につながる **Thermal Compression Bonding (TCB)** フリップチップ工法でのみ実装可能である **Cu-pillar** デバイス、**Through Si Via (TSV)** デバイス等の適用範囲の拡大の観点より論じる。具体的には、現在 **TCB** フリップチップ工法で課題となっている精度安定性、及び現状 **Unit Per Hour (UPH) 500** 程度である低い実装速度を **C4** フリップチップ工法と対抗し得る **UPH2000** 以上まで引き上げる対策を論じた。本論文は、全文4章から構成されている。第1章は序論である。

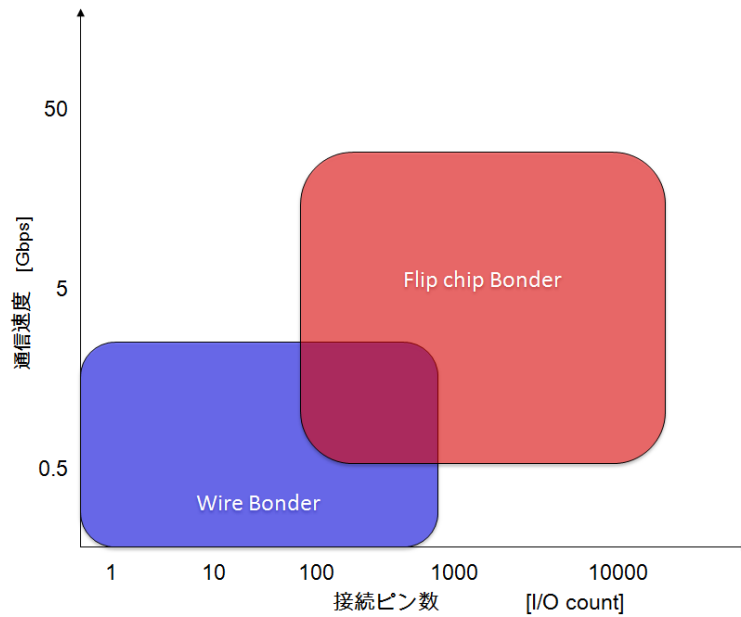


Fig. 1 デバイス特性に対する電極接合工法の住み分け

第2章は、前述したワイヤボンダ工法の実装速度向上のためにワイヤボンダのZ駆動軸の高速化に取り組み、その手法としてZ軸動作部の小型・軽量と高剛性を両立するスリット型超音波トランスデューサを発案しその効果を実証した。まず圧電素子部の軽量化を検討した。圧電素子部の厚みの薄化を行いつつ圧電素子積層枚数を増加させることにより、従来と同等の出力で45%軽量な構造の圧電素子部を達成した。次に軽量、高剛性を実現するスリット型固定部を考案し、トランスデューサ本体設計に活用した。これらの効果により、従来の超音波トランスデューサと比較して2.44倍の高剛性化を従来比66%の質量低減とあわせて達成した。トランスデューサの軽量化、高剛性化の効果により、実装置においてZ方向動作時における負荷の低減および制御性の向上が達成でき、従来技術では160G程度であったZ方向動作加速度を200G程度まで引き上げ装置駆動速度を向上させた。それらにより、実装速度の定義である1ワイヤ当たりの生成時間を、既存トランスデューサを装備したワイヤボンダにおける60msから50msまで短縮した。17%の実装速度の向上である。

第3章は、まず高密度3次元実装に要求される高速・高精度TCBフリップチップボンダの課題である高精度高速動作、高平坦度機構、長時間実装時の経時変化に対して解決方法が結果とともに示されている。実装速度に大きな影響を与える駆動軸である検出カメラの動作XYテーブルに対し、動作リニアモータにおける固定側となるマグネット部位をフローティングさせる構造としたNon Reaction Servo (NRS)を提案し、1回の検出カメラ動作ごとの制定時間を通常の構造のテーブルの530msに対し120msまで短縮した。TCB工法に求められるダイ-基板間の平行度の高精度化のために、板バネにより3自由度を固定しカムにより残りの3自由度を調整可能とする、板バネ固定-カム駆動式平行度調整機構を提案し、12インチステージ上で平行度を従来手動シム調整式の47μmから5.3μmまで向上させた。長時間実装時の精度ズレに対し、全ての精度不良要素を包括して検出し実装にフィードバックするReference Positioning System (RPS)を提案し、既存装置において4.7μmであった実装

精度を $2.0\mu\text{m}$ まで安定させた。これらの効果により、高精度での安定生産が困難であった TCB フリップチップ工法の安定量産技術を実証している。

次に、TCB フリップチップ工法の実装速度の向上を実現するため、小さな装置床面積で高い実装速度と高精度を達成する複数のボンドヘッドを備えたデュアルガントリ XY テーブル構造を提案している。その実現のために、複数のボンドヘッドを 1 つの XY テーブルに構成する際にヘッドの使用率を向上させるパイプラインプロセス、Non Vibration System (NVS)、Force Free Gantry (FFG)を提案した。NVS、FFG は、それぞれ XY テーブル動作時の振動を別架台に逃がす構造、高荷重実装時の反作用を別フレームに逃がす構造となっており、複数の動作テーブルを 1 つの架台に構成する場合に必要な振動、実装荷重によるボンドヘッドの変形の課題を解決する。これらの技術を元に、TSV デバイスを用いたコレクティブボンディングの連続実装テストを行った結果、UPH 2500 を実現しつつ $3.5\mu\text{m}$ 以下の実装精度を達成した。

第 4 章は結論である。本研究ではワイヤボンダ工法に対して装置技術の観点から 17%程度の実装速度の向上を提案し、TCB フリップチップ工法に対して高精度高実装速度技術、マルチヘッド技術により UPH2500 という既存技術の TCB フリップチップ工法と比較して大幅に高い実装速度を $3.5\mu\text{m}$ 以下の高精度とあわせて実現する構成を提案し、実証した。Fig. 2 に本研究の結果による今後の展望を示す。ワイヤボンダ工法においては実装速度の向上により相対的な生産コストの低減が実現し、I/O カウント数の上限バランス点を 1000 ピン以上まで上昇させ、主に通信速度の高速化を必要としないデバイスに対するデバイスの高機能化、多機能化の進展に寄与する。フリップチップ工法においては、TCB フリップチップ工法の安定生産の実現、装置生産性の向上により生産コストの低減が進み、TCB フリップチップ工法の適用範囲の拡大が見込まれる。TCB フリップチップ工法にのみ実装可能な Cu-pillar デバイス、TSV デバイス等により、接続部の抵抗変化によるノイズが C4 工法対応のハンダボール接合デバイスに対して低減され、また配線ピッチの微細化が進み I/O 数が増加したデバイスが実現可能となる。これは、50Gbps を超えるデバイスの通信速度、あるいは 100000 ピンに達する I/O 数の実現を可能とすることを意味している。これらの効果は、半導体パッケージ技術に近年求められている高集積化、高機能化のひとつの解となる。

本論文を通じて、パッケージ工程の高集積化、多機能化を実現するための指針を明らかにした。

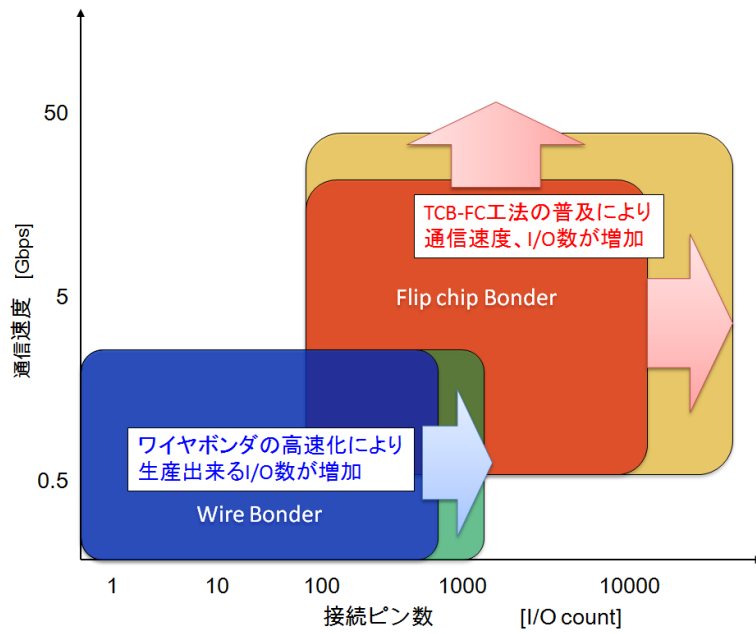


Fig. 2 デバイス特性に対する電極接合工法の住み分けにおける今後の展望