

修士学位論文要約（令和3年3月）

ゲート制御グラフェン二重層ナノ構造のデバイスプロセスと そのテラヘルツ機能応用に関する研究

菅原 大樹

指導教員：尾辻 泰一

A Study on the Device Processes of Gated-Double Graphene Layer Nanostructure and Their Application to Terahertz Functions

Hiroki SUGAWARA

Supervisor: Taiichi OTSUJI

In order to develop highly-efficient terahertz (THz) light emitters/detectors, the author developed the device processes for gated-Double Graphene Layered (gated-DGL) van der Waals heterostructures, and realized their devices. Thereby, the author examined various conditions in the fabrication processes, and developed an improved process flow/conditions, resulting in high-quality device fabrications with reduced blisters, bubbles, and unintentional doping. Finally, he experimentally demonstrated the observation of inter-GL resonant tunneling phenomena and gave a manifestation of the occurrence of the photon/plasmon-assisted inter-GL resonant tunneling as the main physical mechanism that the gated-DGL structure serves to realize THz signal-processing functionalities.

1. はじめに

電波と光波の中間領域に位置するテラヘルツ (THz)波は、電波の透過性と光波の直進性を併せ持つため、大容量高速無線通信や、非破壊検査応用などの応用が期待されている。しかし、室温動作可能な集積型 THz 帯デバイスで高出力もしくは高感度なものは未だ実現されておらず、今後の更なる技術開発が必要とされている^[1]。本研究では、特異な光電子物性を有する二次元材料であるグラフェンをベースとしたファンデルワールスヘテロ構造を用いた新たなデバイス構造により、THz 波の放射・検出を実現し、既存の課題を解決しうる THz 帯デバイスの創出を目的とする。具体的には、Ryzhii らによって理論的に提案されているゲート制御グラフェン二重層ナノ構造(Gated-Double Graphene Layer :ゲート制御 DGL)^[2](図 1)のデバイスプロセスを考案・開発し、デバイスの実現と、その評価・検証を行った。

2. ゲート制御 DGL のデバイスプロセス

本研究では、①グラフェン、h-BN を機械的剝離法で取得し、それをポリマーアシスト転写法による積層化によって h-BN/グラフェン/h-BN/グラフェン/h-BN のファンデルワールスヘテロ構造(DGL 構造)を実現すること、②DGL 構造に対してエッチングやメタル形成などの通常の半導体プロセスを行い、ゲート制御 DGL としてデバイス化すること、の 2 ステップに分けてゲート制御 DGL を製作するプロセスを検討・考案

し、その実現を図った。

まず、①の DGL 構造形成においては、昨年度まで使用していたプロセス条件・フローに変更を加え、グラフェンが不純物に触れることを抑制し、ヘテロ構造中に混入する水泡・気泡の低減を行うことに成功した。これは後述するグラフェンの意図しないドーピングを低減できたことに寄与していると考えられる。

次に②のゲート制御 DGL 素子化においては、各種プロセスの条件出しを行うとともに、プロセスフローの再検討や、新たなプロセスの導入を行い、より高品質なデバイスを作製するための基盤を整えた。

また、高電流駆動可能なデバイスの作製のために、グラフェンとメタルのオーミック接合をエッジコンタクトから面コンタクトへと変更したデバイスプロセスについて開発を行い、面コンタクト型デバイス実現への見通しを得た。

3. 試作したゲート制御 DGL の測定・評価

本研究で開発したデバイスプロセスを用いて、デバイスの試作を行い、試作したサンプルに対してラマン分光測定を行い、評価を行った。

まず、DGL 部分、上層グラフェンのみが存在する部分、下層グラフェンのみが存在する部分の代表点 3 点の測定を行った(図2)。グラフェン由来の急峻な G バンドおよび G'バンドのピークが共に観測され、算出された 10 を超える G'/G の比、欠陥由来の D バンドが認められないことから、各層とも非常に高い結晶品質を確認した。また、上層グラフェンおよび下層

グラフェンから得られたスペクトルの類似性が極めて高く、各層が結晶品質の同一性が高い状態で積層されたことが確認された。

次に、ラマン分光の面内マッピング測定を行い、ヘテロ構造中のグラフェン位置や、構造中の水泡・気泡の位置の特定を行うとともに、h-BNの破壊状況を明らかにした。そして、得られたデータからLeeらの報告^[3]に沿って、内部のグラフェンのドーピング・歪みレベルについて推定を行った(図3)。試作サンプルではグラフェンのドーピングレベルが $1 \times 10^{12} \text{ cm}^{-2}$ 程度の電子ドーブであり、0.1 ~ 0.3 % 程度の圧縮歪みが生じていると推定された。これは DGL 構造形成プロセスの改良前のサンプルが $5 \times 10^{12} \text{ cm}^{-2}$ 程度の電子ドーブ、0.1 ~ 0.3 % 程度の圧縮歪みと推定されたのと比較して、歪みは同程度のまま意図しないドーピングを大幅に低減できたことを示しており、改良したプロセスの有効性が確認された。

最後に、DC 測定の結果について述べる。まずはゲート:g, 上層グラフェン:t, 下層グラフェン:b の各二端子間において二端子測定を行った結果、ゲート・下層グラフェン間において絶縁破壊が生じていると推定された。また、ゲート・上層グラフェン間の二端子を使用し、ゲートを介してショートしている下層グラフェンに印加する電圧を連続4回掃引して DGL 間の電流-電圧特性を測定した(図4)。その結果、±6V 付近を閾値として急激な電流の増大を確認した。これは熱電子放出による熱的なリーク電流と考えられる。同時に、±10V 付近において電流のピークと谷の連続を確認できる場合があった。これは、期待される上層グラフェンと下層グラフェン間の共鳴トンネル効果による負性微分抵抗を示唆するものと推定される。しかし、その後デバイスは静電破壊が生じてしまい、低温での実験検証までには至っていない。

4. まとめ

新たな THz 光源・検出器の創出のために、ゲート制御 DGL のデバイスプロセスを考案・開発し、それを用いて、デバイスを実現した。そして、ラマン分光測定や電気特性の測定を通じて、本研究で開発・改良したデバイスプロセスが有効であることを示し、試作したデバイスからは THz 光源・検出機能を実現する新原理として期待される共鳴トンネル効果に由来するトンネル電流を示唆する結果を得た。

文献

[1] M. Tonouchi, Nat. Photon., **1**, 97-105 (2007).
 [2] M. Ryzhii, V. Ryzhii, T. Otsuji, P. P. Maltsev, V. G. Leiman, N. Ryabova, and V. Mitin, J. Appl. Phys., **115**, 024506-1-8 (2014).

[3] J. E. Lee, G. Ahn, J. Shim, Y. S. Lee, and S. Ryu, Nat. Comm., **3**, 1, 1-8 (2012).

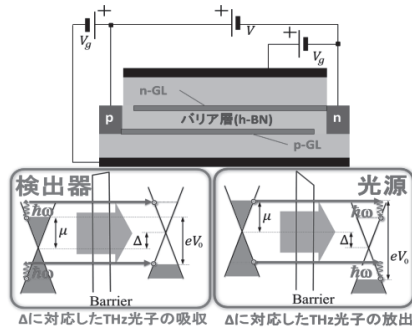


図1 ゲート制御 DGL の構造と THz 応用。

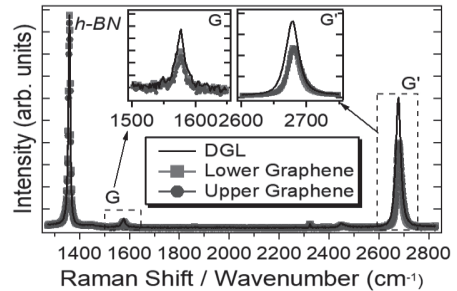


図2 ポイント測定の結果。

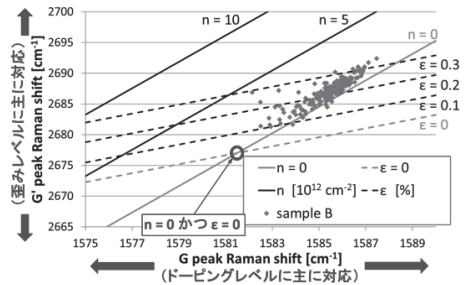


図3 試作サンプルのドーピング・歪みの解析結果。

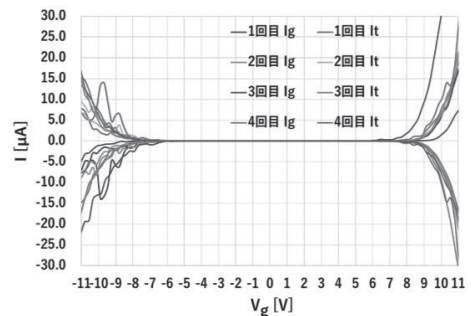


図4 試作サンプルの DC 測定の結果。