

博士学位論文要約（令和4年3月）

ダイレクト RF アンダーサンプリング受信機の広帯域化に関する研究

古市 朋之

指導教員：末松 憲治

A Study on Broadband Direct RF Undersampling Receiver

Tomoyuki FURUICHI

Supervisor: Noriharu SUEMATSU

With the progress of CMOS process shrink, digital circuits can benefit in terms of shrinking die, high-speed operation, and low power consumption. In order to benefit from process shrink, transmitter/receiver should be achieved with digital-rich and analog-minimum configuration. Digital RF technology has been introduced to achieve such configuration. Digital RF technology migrates the analog domain to the digital domain by replacing RF/analog circuits with digital circuits. On the receiver side, the configuration that RF signals are input to ADC and sampled directly is desirable. However, operating frequency is limited below a few GHz for Nyquist sampling because there is an upper limit of sampling frequency. In order to operate beyond Nyquist frequency, Direct RF undersampling receiver has been introduced. It achieves sampling and down conversion simultaneously by folding to the 1st Nyquist zone due to undersampling. As increasing data traffic rapidly, high-speed wireless communication over 10 Gbps is desired for the 5th Generation mobile communication system (5G). In order to deal with the needs, the receiver should be broadband. There are three main approaches for broad band as follows. Channel bandwidth widening, Simultaneous use of multi-band (Carrier aggregation), and Use of the millimeter-wave band. This study applies these broadband approaches to direct RF undersampling receivers.

1. はじめに

CMOSプロセスの微細化の進展に伴い、その恩恵を受けるためにアナログ回路で実現される機能をデジタル回路に置き換えるデジタル RF (Radio Frequency) 技術[1]-[2]が注目されている。受信機では、デジタル RF 技術を用いた受信機構成として、図 1(a)のように直接入力 RF 信号を ADC (Analog to Digital Converter) でサンプリングすることでデジタル信号に変換する構成が考えられるが、ADC のクロック周波数は市販される範囲においては数 GHz 程度であるため、ナイキスト周波数以下の 2 GHz 程度の用途に限られていた。ナイキスト周波数を超える RF 信号を直接 ADC で受信する方式として、ダイレクト RF アンダーサンプリング受信方式がある。この方式は図 1(b)のようにナイキスト周波数を超える RF 信号を S/H (Sample / Hold) IC (Integrated Circuit) で直接アンダーサンプリングし、ゼロからナイキスト周波数までの第 1 ナイキストゾーンへの折り返しを利用することで RF 信号よりも低いクロック周波数で受信することができる。5G 以降における高速大容量通信を実現するために、ダイレクト RF アンダーサンプリング受信機の広帯域化が求められている。広帯域化の手法としては、チャンネル帯域の広帯域化、複数帯域の同時利用、ミリ波帯の利用の 3 つが考えられる。本論文ではこれらの広帯域化手法についての課題を明らかに

するとともに、それらの課題について設計法を提案し、検証によりその有効性を示す。2 章では、ナイキスト周波数まで受信帯域を広帯域化するため、アンチエイリアスフィルタのロールオフ部の折り返し雑音を考慮した設計手法を提案する。3 章では、複数帯域の同時利用による広帯域化のために、合計システム帯域の 2 倍以下の複数のサンプリング周波数で複数帯域を一括受信し、入力 RF 周波数を特定するためのサンプリング周波数の設計手法を提案する。4 章では、ミリ波帯の利用による広帯域化のために、60 GHz 帯ダイレクト RF アンダーサンプリング受信機用 S/H IC を開発する。5 章はまとめである。

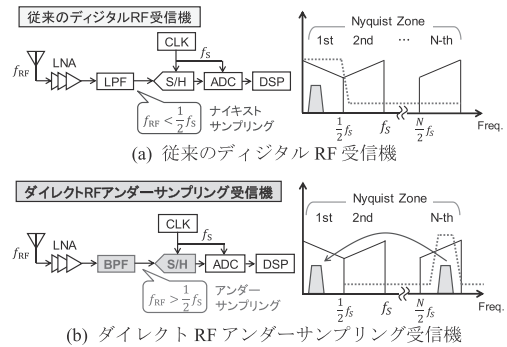


図 1 デジタル RF 受信機の構成

2. 広帯域受信におけるアンチエイリアスフィルタ設計手法の提案

ダイレクト RF アンダーサンプリング受信方式では、所望帯域外の信号も第1 ナイキストゾーンに折り返されることからアンチエイリアスフィルタが必要である。低雑音増幅器で増幅された信号はアンチエイリアスフィルタを通過後、アンダーサンプリングによって第1 ナイキストゾーンに折り返される。信号成分についてはS/H回路が無損失である理想の場合、そのままの信号レベルで第1 ナイキストゾーンに折り返される。雑音成分は帯域内雑音に加えて、帯域外雑音の折り返しが付加されることになる。ナイキスト周波数に対して狭帯域である場合、アンチエイリアスフィルタのロールオフ特性は所望のナイキストゾーンにあるため、第1 ナイキストゾーンにそのまま折り返される。一方で、ナイキスト周波数まで広帯域化する場合、図2に示すようにアンチエイリアスフィルタのロールオフ特性は所望のナイキストゾーンの外にあるため、ロールオフ部に相当する帯域内雑音が新たに折り返されることになり、受信機のNF(Noise Figure)が劣化する課題がある。

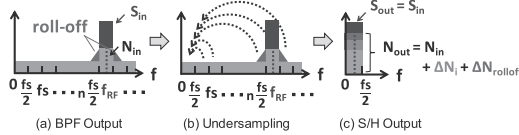


図2 広帯域受信でのロールオフ特性を考慮した雑音の折り返し

そこで、フィルタのロールオフ部の折り返し雑音による受信機雑音特性の劣化を考慮するため、ロールオフ特性がデシベル単位で線形特性かつ上側、下側部の特性が対称である簡易モデルを導入する。このような簡易モデルを導入することにより、ロールオフ部の折り返し雑音によるNFの劣化量 ΔN_s に関する計算を式(1)のように簡単化することができる。

$$\Delta N_s = mR_{rej} + \frac{2R_{roll}(R_{rej} - 1)}{\ln(R_{rej})} \quad (1)$$

ここで、 m は折り返し回数、 R_{rej} はリジェクション比、 R_{roll} はロールオフ比である。従って、 ΔN_s はこれら3つのパラメータで決まることがわかる。これによってアンチエイリアスフィルタのロールオフ特性に関する目標特性を与えることができる。設計法では、設計条件から与えられる m 、 R_{rej} と、許容される ΔN_s からロールオフ比についての目標特性が与えられる。設計例として、28 GHz 帯の RF 信号を約 1 GHz でサンプリングする受信機に適用する場合、図3に示す計算結果が得られる。図3より R_{roll} が大きくなる即ちロールオフ特性が緩やかであるほど ΔN_s は大きくなり、ロールオフ特性を無視できないことがわかる。 R_{rej} が 70 dB のとき ΔN_s を 0.8 dB 以下とするには R_{roll} は 0.8 以下である必要がある。これを満たすために今回はロールオフ特性が急峻

な7次のチェビシェフフィルタが選択された。

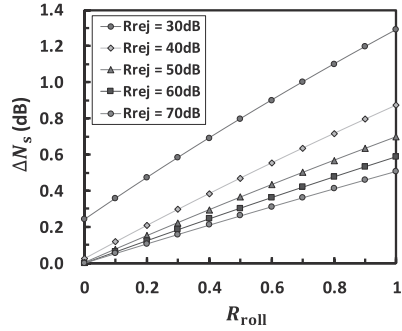


図3 ロールオフ比 R_{roll} に対する ΔN_s の計算結果

設計したアンチエイリアスフィルタを試作し、図4に示す受信機に適用した場合でのNFの設計値と測定結果を表1に示す。 ΔN_s は設計値 0.4 dB に対して、実測値 0.44 dB と良い一致を示しており、本設計手法の有効性を確認した。

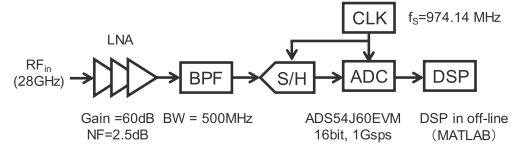


図4 受信機ブロック図

表1 受信機NFの設計値と測定結果

		NF (dB)
設計値	理想モデル(従来)	2.5
	提案モデル	2.9
測定値		2.94

3. 複数帯域の同時利用におけるサンプリング周波数設計手法の提案

ナイキストゾーンの異なる帯域にある複数の RF 信号を直接アンダーサンプリング受信する場合、サンプリングした後の信号が同じ周波数に重なってしまい、分離できないことがある。これに対して、クロック周波数の異なる複数受信機を並列接続することで、受信した信号の分離が可能であることを示し、そのクロック周波数の設計法を提案する。従来の中国余剰理論をベースとした設計法[3]では、0 からある周波数までの連続範囲を対象としており、マルチバンドであっても連続範囲で設計する必要がある。マルチバンドの場合、その周波数範囲でのみ解の一意性を保障できればよいため、連続範囲と比べるとサンプリング周波数の個数即ちADCの個数が少なく済む可能性がある。本論文では、マルチバンドの場合で、連続範囲の場合と比べてより少ないサンプリング周波数の個数で分離できるようにするために、図5に示す数値解析を用いたサンプリング周波数の設計法を提案

する。設計例として、920 MHz 帯、2.4 GHz 帯、5 GHz 帯のマルチバンド受信機に適用した場合、表 2 に示すように提案の設計法ではサンプリング周波数 250 MHz 以下の ADC を 3 並列構成とすることで受信した信号を分離することができ、従来の設計法と比べて ADC の個数は 2 個削減される。測定による検証では、設計したサンプリング周波数で S/H IC を用いてそれぞれアンダーサンプリング受信し、複数の周波数を一意に特定できることを確認し、設計法の有効性を示した。

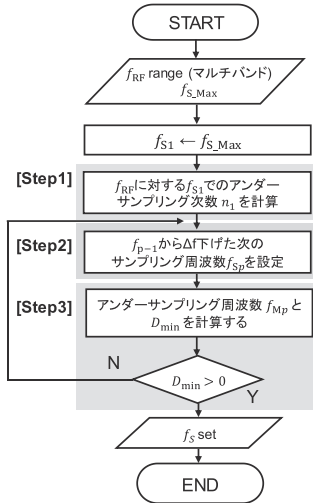


図 5 提案のサンプリング周波数設計アルゴリズム

表 2 設計結果と先行研究との比較

	提案手法	[3]	
ADC 数	3	4	5
f_s [MHz]	250	250	250
	240	240	240
	230	230	230
周波数範囲 [MHz]	915 - 930	DC - 4195	DC - 12115
	2400 - 2500		
	5170 - 5330		
	5490 - 5710		

次に、提案の設計法により設計されたサンプリング周波数を用いて圧縮センシングを適用することで元のスペクトラムを復元する。図 6 の入力信号を、設計したサンプリング周波数でそれぞれアンダーサンプリングし、スペクトラムを復元した結果を図 7 に示す。

結果、帯域外の折り返しによるノイズフロアの増加がみられるものの、信号成分については正しく復元できていることがわかる。また、復元したスペクトラムに逆離散フーリエ変換を行い時間信号に変換することで復調動作を確認した。以上より、複数帯域のスペクト

ラムを復元することができ、複数帯域の同時受信と復調が可能であることを示した。

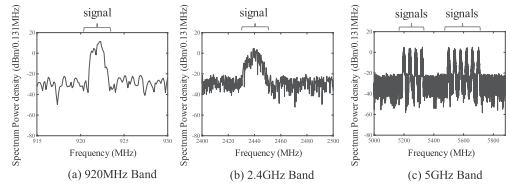


図 6 入力信号のスペクトラム

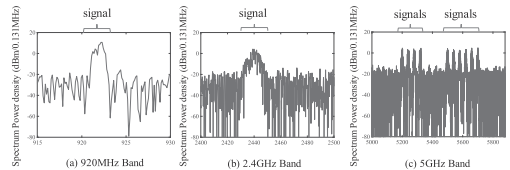


図 7 圧縮センシングを用いて復元されたスペクトラム

4. ミリ波帯ダイレクト RF アンダーサンプリング受信機用 S/H 回路の開発

ダイレクト RF アンダーサンプリング受信では、直接 RF 信号をサンプリングするため、クロックのジッタなどの特性が出力に与える影響がナイキストサンプリングと比べて顕著となる。ジッタに起因する雑音電力は入力周波数の二乗に比例して増加することが知られており、28 GHz 帯の S/H IC でジッタに関する影響が評価されてきた[4]。一方で、クロックの立下り/立上り特性が S/H 回路の出力に与える影響についてはこれまで考慮されていなかった。図 8 のようにサンプル状態からホールド状態に遷移する立下り時間は、ホールド出力電圧に影響する。立下り時間の期間に、サンプリング時に充電された電荷がサンプリングスイッチを介して抜けることによって、ホールド出力電圧は低下すると考えられる。特に、60 GHz 帯に高周波化する場合、クロックの立下り時間がピコ秒級であっても入力周波数の周期も同じ程度であるため、その影響は無視できないと考えられる。本論文では、理想クロックで動作する 60 GHz 帯 S/H 回路を設計した後、クロックの立下り特性がサンプリング動作に与える影響について検討を行い、立下り特性に関する目標を決定した。図 9 にクロックの立下り時間に対する S/H 回路出力電力特性のシミュレーション評価結果を示す。クロックの立下り時間が長くなるにつれて、出力電力の低下量が増加していることがわかる。また、60.5 GHz の 1/2 周期は約 8 ps であり、それを超えると出力電力が大きく低下しており、入力信号の周波数の 1/2 周期を超えるとその影響が顕著となることがわかる。従って、60 GHz 帯の受信においてはクロックの立下り時間を無視できないことがこの結果より示された。クロックジッタ等についても同様に検討を行い、クロック信号に要求される目標性能をそれぞれ決

定した. その目標を満たすクロック信号を S/H IC で生成するため, 図 10 に示す差動増幅器と3段インバータからなるクロック生成回路を設計した. S/H 回路の設計については, 60 GHz 帯でかつ 2 GHz 帯域幅で動作させるために, ホールドキャパシタは集中定数素子を用いずにバッファアンプのゲート・ソース間の寄生容量を用いる構成とした.

設計した S/H IC を 65 nm CMOS プロセスで試作を行った. 図 11 に顕微鏡写真を示す. 図 12 に出力電力, SNR の周波数特性を示す. 測定による評価の結果, 60 GHz 帯において 2 GHz 帯域幅で 20 dB 以上の SNR と, 1 dB 未満の周波数平坦性が得られた. 以上から, 60 GHz 帯において 2 GHz 帯域幅の広帯域特性を有するミリ波ダイレクト RF アンダーサンプリング受信機用 S/H IC を実現した.

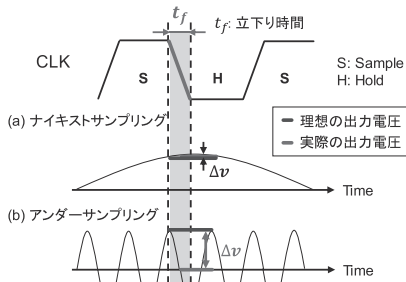


図 8 クロック信号の立下り時間の影響

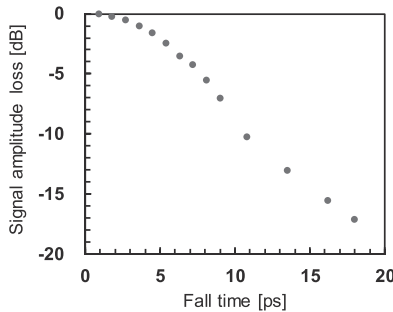


図 9 クロックの立下り時間に対する

S/H 回路出力電力特性のシミュレーション評価結果

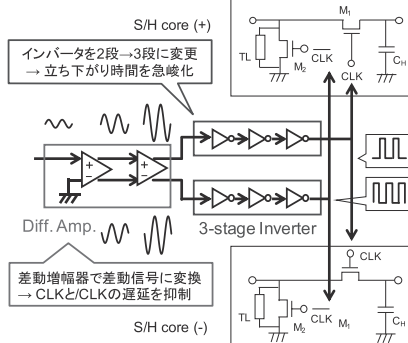


図 10 設計したクロック生成回路の構成

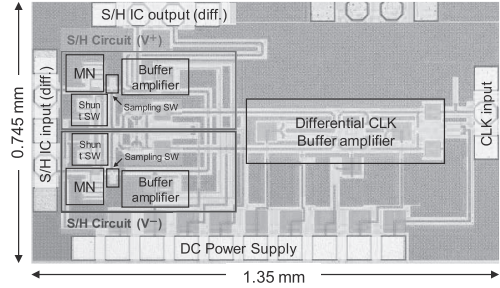


図 11 試作した S/H IC の顕微鏡写真

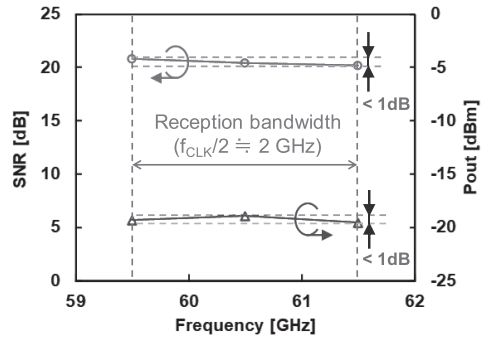


図 12 出力電力, SNR の周波数特性の測定結果

5. まとめ

本論文ではダイレクト RF アンダーサンプリング受信機の広帯域化に取り組み, 広帯域化手法における課題について, それぞれ設計手法を提案し, 実験による検証を行い, その有効性を示したものである.

文献

- [1] K. Muhammad, *et al.* "Digital RF processing: toward low-cost reconfigurable radios," IEEE Communications Magazine, vol.43, no.8, pp. 105-113, Aug. 2005.
- [2] 末松 他, "ダイレクトデジタル RF 技術," 信学論(C), Vol.J102-C, No.11, pp.297-304, 2019.
- [3] A. Maroosi and H. K. Bizaki, "Digital Frequency Determination of Real Waveforms Based on Multiple Sensors With Low Sampling Rates," IEEE Sensors Journal, vol. 12, no. 5, pp. 1483-1495, May 2012.
- [4] N. Yoshino, *et al.* "A 28 GHz-Band Direct RF Undersampling S/H CMOS IC with 40 dB SNR," 2018 IEEE International Symposium on Radio-Frequency Integration Technology (RFIT), 2018.