

修士学位論文要約（令和4年3月）

SiC デバイス高性能化に向けた金属・半導体界面制御に関する研究

佐々木 達矢

指導教員：佐藤 茂雄， 研究指導教員：櫻庭 政夫

Study on Metal-Semiconductor Interface Control for High Performance SiC Devise

Tatsuya SASAKI

Supervisor: Shigeo SATO, Research Advisor: Masao SAKURABA

In order to improve the performance of SiC devices, a method to reduce contact resistance by modulation of the band structure is investigated at the metal/SiC Schottky contact. Formation of a P-doped polycrystalline Si thin film on SiC was confirmed with high carrier concentration above 10^{19} cm^{-3} . It was demonstrated that introduction of the P-doped Si film was effective to reduce the Schottky barrier at the contact. In addition, to investigate effectiveness of Al ion implantation with post activation annealing process for SiC substrate, pn diodes using the ion implantation process were fabricated and their electrical characteristics were evaluated. It was found that, especially by removal of damage layer on top surface of implanted SiC substrate by thermal oxidation and HF treatment after ion implantation, stability of the electrical properties was drastically improved.

1. はじめに

SiC 半導体はパワーデバイスの性能を向上させる材料として期待されている。一方、SiC のようなワイドバンドギャップ半導体は Si 半導体と比較しその電子親和力の違いからショットキー障壁が大きくなる傾向があり、金属／SiC 接合におけるコンタクト抵抗が大きくなりやすい問題がある。本研究では、バンドギャップの狭い Si 半導体を金属電極と SiC 半導体の間に導入することによって障壁高さを分割するバンド構造変調によるコンタクト抵抗を低減手法について評価した。ここにおいて、Si 層を高濃度に n 型ドープしておくことが重要であり、障壁高さ低減に加えて空間電荷領域幅を狭くすることで電子のトンネル透過確率を向上させることができるのである。また、パワーデバイスの製作において必要となるイオン注入、活性化アニール処理による SiC 半導体への影響を調査するため、Al イオン注入を用いた pn ダイオード製作を行い、その電気特性を評価した。

2. 金属/P ドープ多結晶 Si/SiC 構造の電気特性

Si と SiC では 20% 近くの格子不整合がある

ことから、SiC 上に形成した P ドープ Si 薄膜は高抵抗な非晶質になることが想定される。そこで、まず予備実験として絶縁体の SiO_2 上に薄膜形成した後に熱処理を行って結晶化させた P ドープ Si 層のキャリア密度を評価した。その結果、ECR プラズマ CVD 装置を用いて SiH_4 ガス分圧 $7.0 \times 10^{-4} \text{ Pa}$ 、 PH_3 ガス分圧 $4.1 \times 10^{-5} \text{ Pa}$ で薄膜形成を行い、熱処理(800°C 、30 分)によって、キャリア濃度 10^{19} cm^{-3} を超える Si 層を製作できることを確認できた¹⁾。Si 基板上にエピタキシャル成長した P ドープ Si 層においては 10^{20} cm^{-3} を超えることがわかっているから、ドーピングされた P の一部が電気的に不活性化していることが考えられる²⁾。

金属/P ドープ多結晶 Si/SiC 構造を製作し、P ドープ多結晶 Si なしのショットキーバリアダイオードの電気特性と比較することによって、P ドープ Si 導入による効果を調査した。その結果、P ドープ Si 成膜時間の異なる 2 種類のサンプルにおいて、ショットキーバリアダイオードと比べ立ち上がり電圧の減少と逆方向電流の増加が確認された。ゼロボルト近辺の電気特性からショットキー障

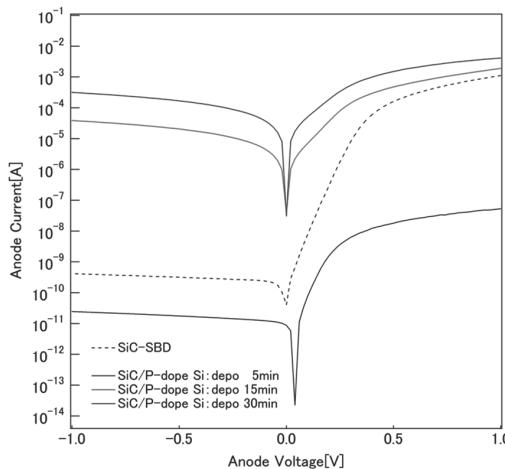


図1. 金属／Pドープ多結晶Si／n-SiC構造
ショットキーバリアダイオードの電気特性

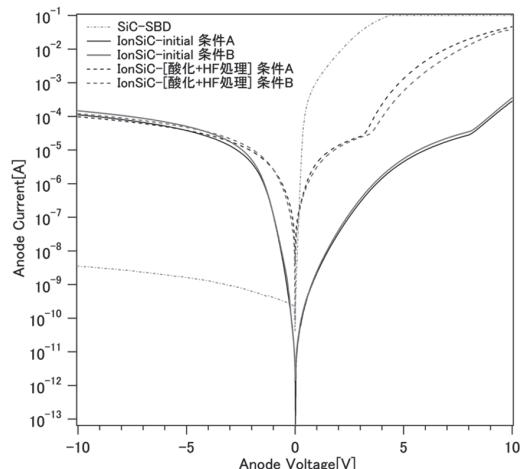


図2. n-SiCへのAlイオン注入による
pnダイオードの電気特性

壁高さを導出した所、SiC半導体に対するショットキーバリア高さは0.77 eVと評価されたが、成膜時間15分のPドープ多結晶Si層を導入した場合には、障壁高さを0.54 eVまで低減することが明らかになった。この結果から、SiC半導体にバンドギャップの狭いSi半導体を導入する手法がコンタクト抵抗低減に有用であると期待できる。

3. SiCへのイオン注入によるpnダイオード特性

高速イオンが材料中を通過する場合のイオンの飛程を算出するためのシミュレーションソフトウェア(SRIM)³⁾を用いることにより、SiC基板へのAlイオン注入の加速電圧とドーズ量を決定した。また、Alイオン注入によるpnダイオードの製作と電気特性の評価を行った。当初の低加速電圧条件で浅めにAlイオンを打ち込んだpnダイオードでは電気特性の再現性劣化と不安定性が生じたが、高加速電圧条件で注入深さを深めに設定することで、上記の再現性劣化と不安定性は大きく改善されることがわかった。

さらに、イオン注入後に【酸化+HF処理】により表面に残存したダメージを除去することを検討した。その結果、立ち上がり電圧の明確な減少が観測された。この結果は、表面ダメージ層が寄生抵抗増大に寄与していることを示唆しており、イオン注入を用いて製作したSiCデバイスの高性能化にはダメージ層除去が有効であることを明らかにした。

4. まとめ

本研究では、SiCデバイスのコンタクト抵抗低減化技術の確立のため、金属／SiC半導体コンタクトの界面に高キャリア濃度PドープSi層を導入した際のショットキーバリアの障壁高さを評価した。その結果、ショットキーバリアの障壁高さを0.77 eVから0.54 eVまで低減する効果があることを実験的に確認した。

また、パワーデバイスの製作で必要となるイオン注入プロセスのSiC基板への影響を明らかにするため、Alイオン注入を用いたpnダイオードを製作し、その電気特性を評価した結果、電気特性の再現性劣化・不安定性を改善するために、イオン注入を深めに設定し表面ダメージ層を除去する手法が有効であることを確認した。

文献

- 「SiCデバイス高性能化に向けた金属-半導体界面制御に関する研究」佐々木達也、櫻庭政夫、佐藤茂雄、2021年応用物理学会東北支部第76回学術講演会, Abs.No.3a-A-4-2, pp.54-55, 2021年12月2日～3日（オンライン開催）.
- J. Murota and T. Sawai, J. Appl. Phys., 53 (1992) 3702.
- J.F. Ziegler, J.P. Biersack, and U. Littmark, THE STOPPING AND RANGE OF IONS IN SOLIDS, (Pergamon Press, 1985).