

博士学位論文要約 (令和4年9月)

シリコン・電気光学ポリマハイブリッド光変調器に関する研究

阿部 峻佑

指導教員：山田 博仁

Study on Silicon Electro-Optic Polymer Hybrid Modulators

Shunsuke ABE

Supervisor: Hirohito YAMADA

We have designed and fabricated ladder-slot (LS) type silicon-organic-polymer hybrid (SOH) modulators to overcome the bandwidth limitation of silicon photonic modulators based on the carrier-plasma-dispersion effect. We have developed the fabrication processes such as ladder-slot waveguides, spot-size converters (SSC), and polymer filling. The process of SSC enables to realize low-optical-loss coupling (<2 dB/facet) without affecting the ladder slot waveguide. The fabricated modulator exhibited a half-voltage-length product ($V_{\pi}L$) of 3.3 V \cdot mm at low frequency. Also, high-speed modulators were designed by using electromagnetic analysis. By tuning the period and width of the ladders, low resistance-capacitance (RC) time constant and low-optical loss can be realized simultaneously. By using electromagnetic analysis, the structure of the modulator was optimized, and high-speed operation up to 86 GHz can be expected. Although optimization of the poling process and fabrication of designed high-speed modulators remain in future work, we believe LS-type SOH modulators will pave the way for high-speed silicon photonic integrated circuits.

1. はじめに

近年、データセンタなどの通信容量の爆発的な増加によってエネルギー効率が高く高速な光インターコネクションが使われており、光インターフェース (IF) を有する電子回路の需要が高まっている。光トランシーバをはじめとした光 IF は今後ますますデータセンタなどで使用されると考えられる。現状では、このような素子は種々の計測器を組み合わせてテストを行っており、製造の際のボトルネックになっている。従って、CMOS の生産で自動試験装置 (ATE) が用いられるのと同様に光 IF の場合も ATE が必要不可欠になると考えられる。著者らは量産試験用のシステムの試作を行っているが¹⁾³⁾、このシステムは高速のドライバ IC やトランスインピーダンス・アンプ (TIA) などの電子デバイスとレーザ、光変調器、減衰器、受光器などの光デバイスからなる。システムの試作ではディスクリットな光素子を使用しておりパッケージや光ファイバの余長によりサイズが大きく複雑なシステム構成になった。従って、量産試験を実現するにはこのような光素子の集積化が必要である。シリコンフォトニクスは CMOS 互換なプロセスで作製され集積性の高さや低コストであることから、テストシステムの集積に有効な候補の 1 つである。しかし、シリコンフォトニクスで実現可能なキャリアプラズマ分散効果を用いた光変調器は理論的に変調帯域が 40 GHz 程度が限界であり、素子長も $2-4$ mm と大きいことが課題である。この帯域制限を克服するため、シリコンフォトニクス上に電気光学 (EO) ポリマを融合したシリコン・有機ハイブ

リッド (SOH) 変調器が報告されている⁴⁾。SOH 変調器は一般に 220 nm の Si on insulator (SOI) 基板上のリブスロット導波路のスロットと呼ばれる溝に EO ポリマを充填することで実現され、光と電気信号 (マイクロ波) の電界はそのスロット部に集中するため、効率的な変調が可能である。EO ポリマは電子分極起因の超高速応答性 ($>$ THz) と高い EO 係数を有するが、SOH 変調器の EO 変調帯域はリブスロットの RC 時定数に制限され、EO 変調帯域は 50 GHz 程度である⁴⁾。

本研究では帯域制限要因である RC 時定数を低減するため、リブスロット導波路の代わりに周期的な梯子構造を電氣的接続に利用するラダースロット (LS) 導波路を用いた SOH 変調器を提案する。LS 導波路は構造の最適化により低 RC 化が期待できることに加え、作製においても電子ビームリソグラフィの際にアライメントが不要なことや、Si エッチング量の制御が不要などの利点がある。本研究は LS 型 SOH 変調器で小型・高速な変調器の実現することを目的として行った。

2. スポットサイズ変換器 (SSC)

図1に SOH 光変調器を示す。マッハ・ツェンダ干渉計型の変調器で、進行波型電極 (コプレーナ線路) により、高速変調を実現する。LS 導波路には EO ポリマが充填され、ラダーを介して印加された電圧により位相シフトが生じる。光ファイバと低損失な結合を実現するため入出力部にはのスポットサイズ変換器 (SSC) が

必要である。EO ポリマは SSC 作製後に充填されるため、スロット部を塞がないような SSC 作製プロセスが必要である。本研究では第二コア型⁵⁾の SSC の集積を行った。一般的な第二コア型の SSC は全面に第二コア膜を成膜後、エッチングなどによって、不要な部分を除去することによって作製するが、この方法を用いると微細なスロット部に残渣やエッチングのダメージを生じ得る。そこで、感光性ポリマ(屈折率 1.59)を第二コア膜として用いることで、フォトリソグラフィにより初めから必要な入出力部のみに第二コアを形成できるプロセスを考案した。

ビーム伝搬法を用いて、モードフィールド径(MFD)が 3 μm の先球ファイバとの結合を想定し、波長 1310 nm において損失が最も低くなる第二コア膜の構造を設計した。その結果幅 3.5 μm、膜厚 2.5 μm が最も損失が低くなることが分かった。

試作には Si 活性層の膜厚が 220 nm の Si on insulator (SOI)基板を用いて、電子ビーム描画とドライエッチングにより導波路と SSC を構成する Si 逆テーパーを作製した。その後フォトリソグラフィにより感光性ポリマを形成した。第二コアを形成後のスロット部には残差や形状変化は見られなかった。次に、カットバック法による SSC の結合損失の評価を行った。図 2 に 5 mm, 10 mm, 15 mm と長さを変えた Si 細線導波路の評価結果を示す。切片から求められる結合損失は 1.14 dB/facet と良好な結果を得られた。

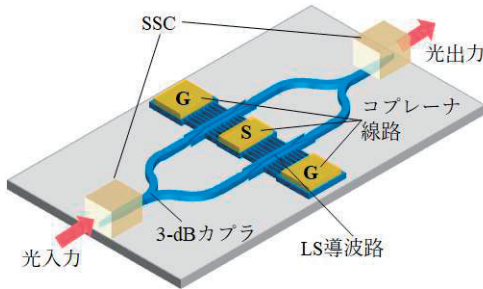


図1 SOH 光変調器

3. SOH 変調器の作製とスロット内 EO 係数評価

LS 型 SOH 変調器の変調動作確認とスロット内の EO ポリマの EO 係数評価のため、変調器の試作を行った。スロット導波路の幅を W_{slot} とすると、EO 係数 r は式(1)で与えられる⁶⁾。

$$r = \frac{\lambda W_{slot}}{2n^3 r \Gamma V_{\pi} L} \quad (1)$$

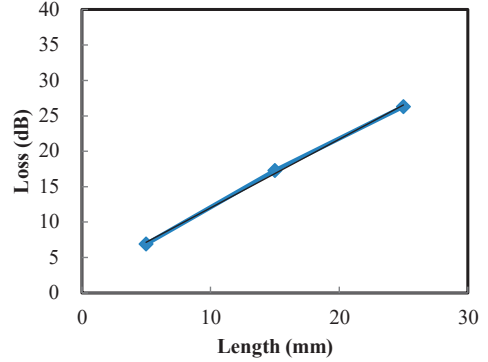


図2 作製した Si 細線導波路の挿入損失

$$\Gamma = \frac{\int_{S'} e^2(x, y) E(x, y) dx dy}{E_{in} \int_S e^2(x, y) dx dy} \quad (2)$$

ここで、 λ は波長、 L は EO 効果の作用長、 n は EO ポリマの屈折率である。 λ 、 L 、 W_{slot} 、 n の値は既知であり、時間領域有限差分法 (FDTD) と有限要素法 (FEM) により光とマイクロ波の電界のオーバーラップ係数 Γ を計算し、測定した単位長さ当たりの半波長電圧 ($V_{\pi}L$)、を代入することで EO 係数が求められる。

LS 型導波路の作製は 2 章と同様に電子ビーム描画とドライエッチングより形成した。次に、電極とのコンタクト部の Si には高濃度 (1×10^{20} atoms/cm³) の N 型ドーピングを行い、LS 導波路には光損失を考慮して低濃度 (5×10^{17} atoms/cm³) の N 型ドーピングを行った。Al 電極のコプレーナ線路をスパッタリングにより形成し、SSC の第二コアを形成した。最後に EO ポリマを充填し、EO ポリマの配向を揃えるポーリング処理を行った。

EO ポリマには比較的高い EO 係数が得られるポリメタクリレートをベースとした側鎖型のポリマである NEO373 (情報通信研究機構製) を用いた。微細なスロットへの EO ポリマ充填は EO ポリマを塗布した後真空脱気を行う事で実現した。最後に、EO 色素を配向させるポーリング処理には EO ポリマのガラス転移温度以上に加熱しながら、変調器の Al 電極を用いて 170 μm/V の電界印加を行った。図 3(a) に作製した SOH 光変調器チップと評価系を示す。波長 1.3 μm の CW 光を変調器に入力し、コプレーナ線路に 1 kHz の三角波電圧を印加して光のスイッチング動作を確認した。図 3(b) に入力した三角波と光変調信号を示す。入力電圧による光のスイッチング動作を確認できた。変調器の素子長は 1 mm であり、push-pull 動作換算での $V_{\pi}L$ は 0.33 V·cm、消光比は 10 dB だった。式(1)、(2)から求めたスロット内の EO 係数

は 26 pm/V と NEO373 単体の 80 pm/V の 1/3 程度であった。LS 導波路での EO 係数が低いのはポーリング処理による配向が不十分だった可能性があり、今後の条件最適化により改善できると考えられる。

4. LS 型 SOH 高速光変調器の設計

変調器の帯域制限要因はコプレーナ線路の損失、光と電気速度不整合、LS 部の RC 時定数などが考えられる。光と電気速度不整合は式(3)で与えられる⁷⁾。

$$f_v = \frac{1.39c}{\pi|n_m - n_{opt}| \cdot L} \quad (3)$$

ここで、 c は光の速度、 n_{opt} は光の実効屈折率、 n_m はマイクロ波の実効屈折率、 L は電極長である。FEM と FDTD から光とマイクロ波の実効屈折率を求め式(3)に代入すると、 $L = 1.0 \text{ mm}$ のときでも $f_v = 330 \text{ GHz}$ となった。コプレーナ線路による帯域制限は LS 導波路の構造によるが FEM によるシミュレーションから $L = 1 \text{ mm}$ で 50-70 GHz、 $L = 0.5 \text{ mm}$ で 95-110 GHz であることから、速度不整合による帯域制限はコプレーナ線路の帯域と比べて影響が小さいことがわかった。

次に RC による帯域制限の影響を計算した。図 4(a)にマイクロ波 (1 GHz) の電界分布を示す。スロット部に電界が集中することがわかる。しかし、RC 時定数が大きい場合周波数を上げてシミュレ

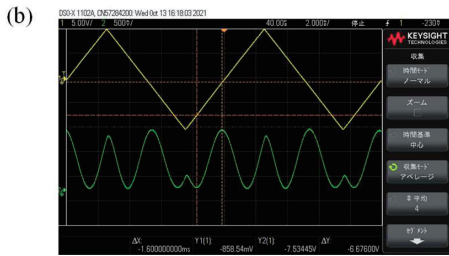
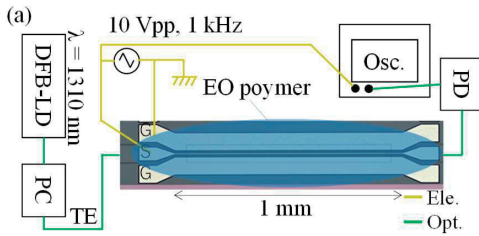


図 3 作製した SOH 光変調器の(a)変調特性の評価系と(b)評価結果

ーションを行うと、コプレーナ線路が広帯域でもスロット部に印加される電界が低くなるのが分かった。そのため、光の損失が増加しない範囲で抵抗が小さくなるようにラダーを高密度に配置した。RC による帯域制限は 3 章の EO 係数確認用の変調器構造⁸⁾では 15 GHz 程度であるが、最適化した構造 (ラダーの長さ $L_{lad} = 1 \mu\text{m}$ 、幅 $W_{lad} = 40 \text{ nm}$ 、周期 $A = 150 \text{ nm}$) では 164 GHz と大幅に広帯域化できることがわかった。図 4(b)に最適構造の EO 周波数応答を示す。3dB EO 変調帯域は 86 GHz と広帯域であることがわかった。このときの V_{π} は 2.3 V である。

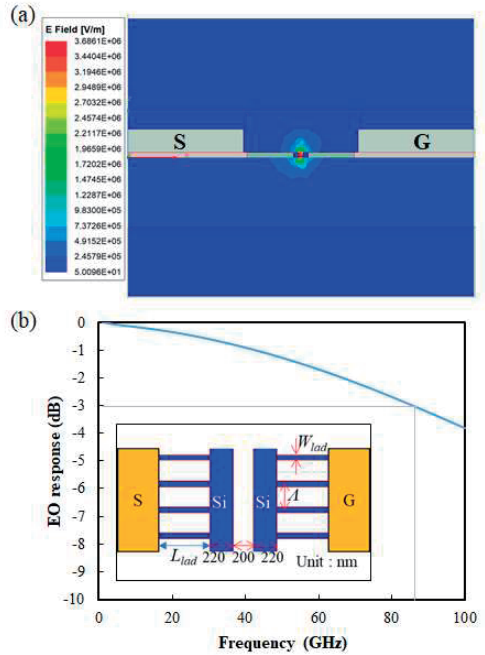


図 4 LS 型 SOH 光変調器の(a)スロット部のマイクロ波 (1 GHz) の電界と(b)最適化した構造の EO 周波数応答。インセットは LS 部の上面図を示す。

5. まとめ

LS 型 SOH 変調器のプロセス開発を行った。集積した SSC の結合損失は 2 dB/facet 以下と比較的低損失な結合を実現できた。また、低周波での変調動作を確認でき、作製した変調器の push-pull 駆動での単位長さあたりの半波長電圧は $V_{\pi}L = 3.3 \text{ V}\cdot\text{mm}$ であった。この結果から NEO373 の LS 導波路内の EO 係数を見積もり、26 pm/V ということがわかった。この結果は現状のポーリング条件では EO ポリマの EO 係数 (84 pm/V) を十分に引き出せていないことを示唆している。今後のポーリング条件などの改善により、向上できると予想

される。

高速変調器の設計では電磁界解析を用いた手法でEO変調帯域を計算し、帯域制限要因を明らかにした。また、ラダー幅・ラダー長さ・ラダー周期などの素子構造の最適化により、リブスロット型SOH変調器の帯域制限要因であったRCによる帯域制限を改善し、3-dBEO変調帯域86GHzを見込めることを示した。これらの結果からEOポリマをシリコンフォトニクスプラットフォーム上に集積するLS型シリコン・有機ハイブリッド変調器の有効性を示すことができた。

謝辞

本研究を行うに当たり、EOポリマのプロセスや評価にご協力・ご助言を頂いたアドバンテスト研究所の増田伸氏、原英生氏、關淳氏並びにEOポリマを提供頂いた情報通信研究機構の犬友明氏、山田俊樹氏、梶貴博氏に感謝致します。

文献

- 1) D. Watanabe, S. Masuda, H. Hara, T. Ataka, A. Seki, A. Ono, T. Okayasu, IEEE ITC, 6-13 (2013).
- 2) T. Fujibe, K. Shirahata, T. Mizushima, H. Matsumura, D. Watanabe, Hiroyuki Mineo, S. Masuda, 21st IEEE ETS (2016) 978.
- 3) K. Shirahata, T. Mizushima, T. Fujibe, H. Matsumura, T. Itakura, M. Ishida, D. Watanabe, S. Masuda, IEEE 25th ATS (2016) 263.
- 4) H. zwickel, S. Singer, C. kieninger, V. Tvantavida, N. Muradyan, T. Wahlbrink, S. Yokoyama, S. Randel, W. Freude, and C. Koos, Opt. express **28**, (2020) 12951.
- 5) B. Ben Bakir, A. V. De Gyves, R. Orobtcouk, P. Lyan, C. Porzier, A. Roman, and J. M. Fedeli, IEEE Photon. Technol. Lett. **22**, (2010) 739.
- 6) A. Chen and E. J. Murphy, "Broadband optical modulators," CRC press (2012).
- 7) K. Kubota et al., IEEE J. Quant. Electron. **16**, (1980) 754.
- 8) S. Abe, A. Seki, H. Hara, S. Masuda, T. Yamada, T. Kaji, A. Otomo, and H. Yamada, CLEO 2022 SF1D.2.