氏　　　　名	高　橋　淳　也（たか　はし　じゅん　や）
授　与　学　位	博　士（工学）
学位授与年月日	平成 6 年 3 月 25 日
学位授与の根拠法規	学位規則第 5 条第 1 項
研究科，専攻の名称	東北大学大学院工学研究科 （博士課程）電気及通信工学専攻
学位論文題目	**非交差道アルゴリズムに関する研究**
指　導　教　官	東北大学教授　西関　隆夫
論文審査委員	東北大学教授　西関　隆夫　　東北大学教授　丸岡　章 東北大学教授　阿曽　弘具

論　文　内　容　要　旨

第1章　序　　論

近年，半導体技術の飛躍的進歩により，VLSI を用いた様々な機器が広く普及している。特に，特定装置向けの VLSI（カスタム VLSI）では生産量は少ないが，多くの品種を開発する必要がある。本論文では VLSI 一層配線設計によく用いられる非交差道を求めるアルゴリズムを与えた。そのアルゴリズムは，平面グラフおよび平面領域におけるいろいろな評価基準の下で最適な非交差道を効率よく求める。評価基準には配線面積や伝送遅延などがある。配線面積が最小な非交差道を求めるには，道の長さの総和が最小な非交差道を求める問題を解けばよい。長さの総和最小な非交差道を最短非交差道という。伝送遅延最小な非交差道を求めるには，最長の道の長さが最小な非交差道すなわち min-max 非交差道を求める問題を解けばよい。また，各端子対間の配線の幅が異なったり，扱う信号の優先度がある場合には，幅や優先度に応じた非負の重みを定義し，重み付き総和が最小な非交差道を求める問題を解けばよい。これら 3 種類の問題を含むより一般的な問題として，各道の長さに関して非減少な任意の目的関数を最小化するような非交差道を求める問題がある。本論文ではこのような道を最適非交差道と呼び，平面グラフおよび平面領域の最適非交差道を求める効率のよいアルゴリズムを与える。

第2章　平面グラフの最短非交差道－全ての端子が 1 つの面の周上にある場合－

本章では，k 個の端子対が平面グラフ G の指定された 1 つの面の周上にのみ存在する場合に，長

さの総和最小な k 本の非交差道を求めるアルゴリズムを与えた。ここで k は必ずしも定数とは限らない。このアルゴリズムは，例えばVLSI一層配線のチャンネル配線に適用可能である（図1参照）。また，第3章で扱う全ての端子が指定された2つの面の周上にある場合に非交差道を求めるアルゴリズムのサブルーチンとして用いられる。単純な方法で最短非交差道を求めると，$O(kT(n))$ 時間かかる。ここで，n は平面グラフの点数を表し，$T(n)$ は点数 n の平面グラフで1点から全点への最短路を求めるのに要する時間である。この章ではより効率的なアルゴリズムを与えた。そのアルゴリズムでは端子対の世代に関する分割統治法により最短非交差道を求める。そのアルゴリズムの計算時間は $O(T(n)\log k)$ である。更に，平面グラフで最短路を求めるFredericksonの方法を用いればこのアルゴリズムは $O(n\log n)$ 時間で実行できることを示した。

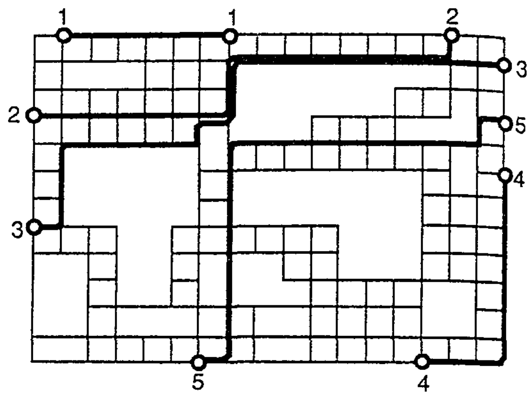

図1　格子グラフの非交差道
（全ての端子が1つの面の周上にある場合）

第3章　平面グラフの最短非交差道－全ての端子が2つの面の周上にある場合－

第2章では全ての端子が平面グラフの指定された1つの面の周上にある場合を扱った。本章では全ての端子が平面グラフの指定された2つの面の周上にある場合のアルゴリズムを与えた。このアルゴリズムは，例えばVLSI配線の最終段階に現れる，チップの外周におかれたパッドと内部ブロック周囲にあるピン間を結ぶ一層配線問題に適用できる（図2参照)。

アルゴリズムの概要は次の通りである。まず，2つの面に1つずつ端子がある端子対を任意に選ぶ。この端子対間の道で最短非交差道に含まれるものを求める。求められた道に沿ってグラフに切れ目を入れる。その切れ目グラフ上では，端子が存在した2つの面は1つの面になるので，第3章で与えたアルゴリズムを用いることができる。このアルゴリズムの計算時間は $O(T(n)\log k)$ である。したがってこの場合も，最短路を求める部分にFredericksonの方法を用いれば，本章のアルゴリズムは $O(n\log n)$ 時間で実行できる。

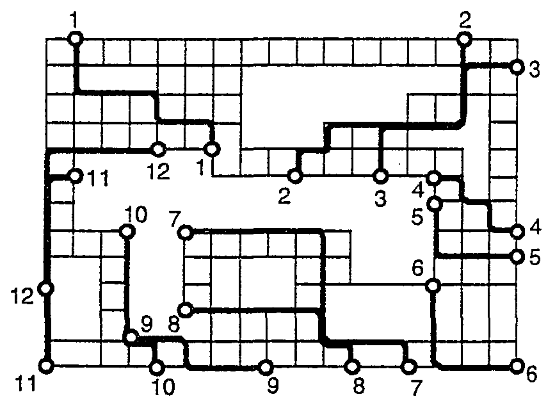

図2　格子グラフの非交差道
（全ての端子が2つの面の周上にある場合）

第4章　平面グラフの最短非交差道

本章では第2章および第3章において定義された最短非交差道の概念を拡張し，各道の長さに関して非減少な任意の目的関数を最小化するような非交差道として最適非交差道を定義した。最適非交差道は，長さの総和最小な非交差道すなわち最短非交差道や非交差道の中で最長の道の長さが最短であるようなものすなわちmin－max非交差道をもその特例として含む。min－max非交差道は伝送遅延を最小化するような非交差配線に対応する。目的関数が各道の長さに関して非減少でありさえすれば，最適非交差道は第2章および第3章で示した最短非交差道を求めるアルゴリズムを少し変更することによって求められることを示し，そのアルゴリズムの計算時間は$O(T(n)\log k)$であることを示した。

第5章　多角形平面領域の最適非交差道

2次元平面領域において指定されたk個の端子対を結び互いに“交差しない”という制約条件の下で，各道の長さに関して非減少な目的関数を最小化するk本の道を求める問題はVLSIの一層配線問題によく現れる。本章では，多角形外周内部に多角形障害物が存在する平面領域を扱い，全ての端子が平面領域の2つの多角形の周上に存在するとき，最適非交差道を求めるアルゴリズムを与えた（図3参照）。アルゴリズムの概要は次の通りである。まず与えられた平面領域の最適非交差道を含む平面グラフを構成する。次に構成された平面グラフの問題を第4章の結果を用いて解く。このアルゴリズムの計算時間は$O((n_v+k)^2\log(n_v+k))$である。ここでn_vは多角形の頂点数の総和を表し，kは端子対の個数を表す。

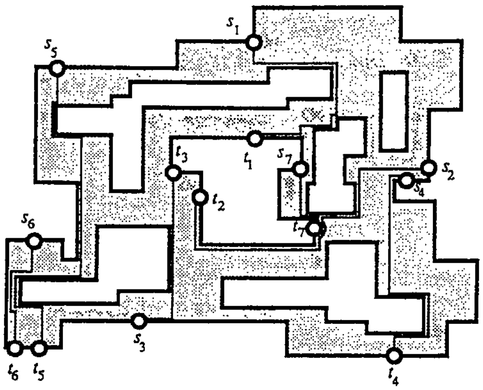

図3　多角形平面領域の非交差道

第6章　長方形平面領域の最適非交差道

第5章では，VLSI配線モデルとして軸平行な多角形からなる配線領域を考え，そこで最適非交差道を求めるアルゴリズムを与えた。そのアルゴリズムの計算時間は$O((n_v+k)^2\log(n_v+k))$であり，あまり効率はよくない。ここで，n_vは多角形の頂点の個数の総和を表し，kは端子対の個数を表す。しかし，VLSIチップの外形や内部モジュールの形状は長方形であることが多い。そこで本章ではチップ全体および設計済の内部ブロック（障害物）は全て長方形の形状をしている場合に対して最適非交差道を求める効率のよいアルゴリズムを与えている（図4参照）。

障害物が長方形の場合には，点数$O(n_v+k)$の平面グラフで最適非交差道を求める問題に帰着でき，平面領域の最適非交差道が$O((n_v+k)\log(n_v+k))$時間で求まることを示した。まず，軸平行な多角形外周の内部に長方形障害物が存在する平面領域で，端子対が外周の平行な2つの辺

上に存在するという特別な場合には，$O((n_v+k)\log(n_v+k))$ 時間で最適非交差道が求められることを示した。次に長方形外周内部に r 個の長方形障害物が存在する平面領域で，端子対が2つの長方形の辺上に存在する場合に $O((r+k)\log(r+k))$ 時間で最適非交差道が求まることを示した。r 個の長方形障害物が存在する平面領域で，2点間の最短路を求めるのに要する時間の下界が，$\Omega(r\log r)$ であることが示されている。したがって本章で示したアルゴリズムの計算時間は係数の範囲内で最適である。

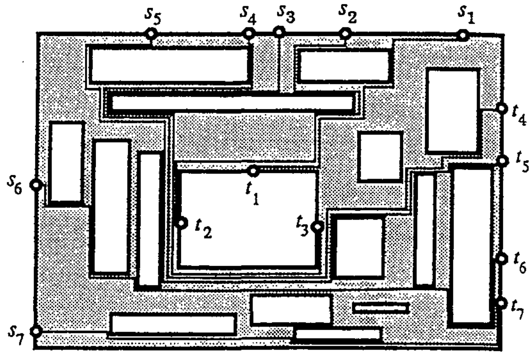

図4　長方形平面領域の非交差道

第7章　結　　論

本章では以上の結果をまとめて結論とした。

審 査 結 果 の 要 旨

近年のVLSIの集積度の向上と多品種少量生産という傾向は，その設計，特にレイアウト設計を困難にしている。そのため，効率のよい自動設計アルゴリズムの開発が強く望まれている。レイアウト設計における一層配線では，平面グラフあるいは平面領域において端子対を結ぶ道で，互いに交差せず長さの総和が最小なもの，すなわち最短非交差道を求めることは重要な問題である。しかし，これまでのところ最短非交差道を求める効率のよいアルゴリズムは知られていない。本論文は，平面グラフおよび平面領域において最短非交差道やいろいろな評価基準の下で最適な非交差道を求める効率のよいアルゴリズムを与えたものであり，全編7章よりなる。

第1章は序論である。第2章では，平面グラフの外周上に全ての端子がある場合に，最短非交差道を求めるアルゴリズムを与え，その計算時間は$O(n\log n)$であることを示している。ここでnは入力の大きさである。

第3章では，平面グラフの2つの面の周上に全ての端子がある場合に，最短非交差道を$O(n\log n)$時間で求めるアルゴリズムを与えている。このアルゴリズムは面積最小な配線を求めるのに利用できる有用な結果である。

第4章では，第2章と第3章の結果を拡張し，各道の長さに関して非減少な評価関数を最小にするような非交差道を求めるアルゴリズムを与えている。これにより最長な道の長さが最小である非交差道を求めることができ，遅延時間が小さな配線を求めるのに利用できる。

第5章では，軸平行な多角形の内部にいくつかの軸平行な多角形障害物がある平面領域で，2つの多角形の周上に全ての端子がある場合に，最短非交差道を求めるアルゴリズムを与えている。このアルゴリズムは，平面領域の問題を平面グラフの問題に帰着させることにより非交差道を求めている。

第6章では，長方形の内部にいつくかの長方形障害物があり，2つの長方形の周上に全ての端子がある場合に対し，最短非交差道を求めるアルゴリズムを与えている。その計算時間は$O(n\log n)$であり，最適である。これは注目すべき成果である。

第7章は結論である。

以上要するに，本論文は平面グラフあるいは平面領域で最適な非交差道を求める効率のよいアルゴリズムを与え，それらの計算時間解析を行なうなど，VLSIレイアウト設計のための有用な手法を与えたものであり，情報工学の発展に寄与するところが少なくない。

よって，本論文は博士（工学）の学位論文として合格と認める。