

氏名	須川 成利
授与学位	博士（工学）
学位授与月日	平成8年3月26日
学位授与の根拠法規	学位規則第4条第1項
研究科，専攻の名称	東北大学大学院工学研究科（博士課程）電子工学専攻
学位論文題目	BASIS・ ν MOS融合入力画像処理の研究
指導教官	東北大学教授 大見 忠 弘
論文審査委員	東北大学教授 大見 忠 弘 東北大学教授 星 宮 望 東北大学教授 亀 山 充 隆 東北大学助教授 柴 田 直

論 文 内 容 要 旨

今日、画像の高度利用ならびにメディアの複合化が進む中で、各利用分野での入力技術は著しい進展を遂げてきている。今後、高度情報化時代の到来に向けて、さらなる高感度・高精細・高速画像処理技術の開発、画像をより自由に多機能にハンドリングできる電子システムの実現が求められている。

ここに求められる電子システムは人間の創造活動を支援するシステムである。機器の操作、情報の収集を行おうとしたときに、もしもそのための訓練をし知識を身に付ける、すなわち人間が機器に歩み寄るといった行為が必要になるようでは人間の思考は妨げられ、適正な創造活動には至らない。人間と人間が対話をするように、人間が機器を扱えるような、人間にとってより自然でより快適な機器とのインターフェースを実現することが求められる。それには、人間の感性・行動をセンシングし、認識・理解・判断といった処理を高精度に高速にかつ低価格で実現できる技術の開発がまず第1に必要である。

現在最も広く使用されている撮像素子は Charge Coupled Device (CCD) である。CCDは、1970年に発明されて以来、多くの研究開発の努力が精力的になされ、今日では高S/Nで低価格な撮像素子として完成度が高められてきている。CCDを用いた現状の入力画像処理システムでは、2次元的に受光画素が配列されたCCDから時系列的に出力される各画素毎の映像信号をAD変換し、2値デジタル処理により画像処理を行っている。しかしながらこうしたCCDを使用した現状の入力画像処理システムは、撮像素子、画像処理装置が独立に構成されていることに起因し、

- 1) 撮像素子から1画素ずつシリアルに信号を出力するのに時間がかかる、
- 2) 画像処理装置の中に膨大な信号蓄積領域を確保する必要がある、
- 3) 処理するデータ量が多いため演算負荷が大きい

などの課題が存在する。こうした現状の入力画像処理システムにおいては、認識・理解・判断といった処理を2値デジタル処理に基づき高精度に行うことは可能となっているが、より高速にかつ低価格で実現することは克服すべき課題が多い。より高度な画像情報処理の実現を目指すとき、従来の延長上のデバイスを微細化し単位面積当たりのデバイス数の増加させるというアプローチだけでは、決して実現できるものでない。

本論文は、このような課題を解決し、かつ、機器とのインターフェースをより人間の側に近づけ、安価で使いやすいシステムを構築することを目的とする。本論文においてこの目的を達成するために、Base Stored Image Senser (BASIS) とニューロンMOSトランジスタ(ν MOS) の融合した入力画像処理装置の実現を図る。

BASISは、1983年、大見・田中によって提案された新バイポーラ増幅型固体撮像素子である。BASISは、画素毎に増幅機能を有するために取扱電荷が多く外来ノイズに強い、かつ、XYアドレス、非破壊読出しなどの多彩な読出し動作

が可能であるといった特徴を持ち、プロセスを複雑化することなく ν MOSとの融合も容易であり、個体撮像素子上で入力画像処理を行うための優れた特徴を備えている。

ν MOSは、1989年、柴田・大見によって提案された新しい動作概念に基づいた4端子型デバイスである。 ν MOSにおいては4端子デバイスとしての特性から柔軟な回路動作が様々な生み出されている。そのなかでも、並列処理性、しきい値可変制御性、A/D融合性の特徴は他のデバイスにはない優れた特徴であり、個体撮像素子上で入力画像処理を行うときその特徴をいかんなく発揮できると考える。

本論文が目指す入力画像処理装置の構成は、固体撮像素子上で受光と画像処理を両立させ、周辺回路の2値デジタル処理には特徴抽出された意味データを受け渡すようにし、周辺回路の画像処理の負荷を軽減させるものである。ここにおいてはS/Nが極限まで高められた受光素子と、小規模で高精度に画像データの相関演算を行える画像処理回路の構築が必要となる。本論文は、撮像素子のS/Nを極限まで高め、かつ撮像素子上での入力画像処理を高精度に少ないハードウェア量で実現することを目的として行われた研究の成果をまとめたものである。

本論文は次の6章から構成される。

第1章は序論である。

第2章では、光信号電荷増幅素子の動作原理と理論的考察について記述する。BASISの性能、特徴を最大限に活かすためには、まずBASISのS/Nを改善する必要がある。本章において、従来のアバランシェ増幅時にあらわれる過剰増幅雑音の発生原因を明らかにし、増幅雑音の発生なしに信号電荷の増幅を行える、BASIS上に積層可能な光信号電荷増幅素子を提案する。さらに、この光信号電荷増幅素子におけるランダム雑音、固定パターン雑音に関する理論的考察について記述する。

第3章では、第2章で理論的に考察した光信号電荷増幅素子を作成し動作特性を明らかにする。作成した光信号電荷増幅素子は、受光層としてはアモルファスシリコン(a-Si:H)、増幅層としてはアモルファスシリコングermanium(a-SiGe:H)とこの増幅層のバンドギャップよりも大きな伝導帯エネルギー段差を持つ炭化アモルファスシリコン(a-SiC:H)からなるヘテロ接合から構成される。本素子を実現する上で要素技術開発が必要となった、ワイドバンドギャップa-SiC:Hの作成方法、フォトダイオードの残像の低減手法、アモルファス材料中での高エネルギー電子による衝突イオン化の発現確認についても言及する。

第4章では、BASISの高機能化について記述する。固体撮像素子上でオンチップ入力画像処理を行うためには、2章、3章で述べた光信号電荷増幅素子をBASIS上に積層するだけでは不十分であり、BASISそのもののさらなるS/Nの向上が必要である。また本章において、BASISメモリセルによる雑音除去を行いBASISのS/N向上を図る方法を明らかにする。また、非破壊度およびS/N高い読み出しができるBASISメモリセルを用いた、オンチップ最大値出力、平均値出力、エッジ出力などの特徴抽出処理方法、および、これらを応用し実用化に成功した視線検知センサについて言及する。

第5章では、BASISと ν MOSを融合し新しい入力画像処理を構築し、より人間に近い、知的な機能をもった電子システムの実現を図る。各画素に保持されたアナログ画像情報を非破壊で何度でも読み出せるBASISと ν MOSを一体化して、アナログ信号を使って高精度に画像相関演算処理を行い、素子数、演算時間、消費電力を消滅し、より実現性のある入力画像処理システムを構築し、フィジビリティを確認する。

第6章は結論である。

本論文において、まず、オンチップ入力画像処理を行うための優れた特徴を備えているBASISの性能を最大限に活かすためには、まずBASISのS/Nを改善する必要がある。このS/Nを向上させるために、アモルファス材料から成る受光領域をBASIS画素上に積層し、その積層膜の中で光信号増幅を行う新光信号電荷増幅素子を考案、作成し、その特性を理論的、実験的に明らかにした。また、BASISセンサセルと同様の構造をもつメモリセルを使って雑音除去をおこなないBASISのさらなる高S/N化を実現するとともに、不要光除去、特徴抽出をセンサオンチップで行った視線検知センサを開発し実用化に成功した。さらに、BASIS・ ν MOSを融合したアナログ画像相関演算器を考案、その演算精度を追求し、ハードウェア量、演算時間、消費電力についても優位性を示し、実用化へのフィジビリティを確認した。

ここで本論文で得られた結論をまとめる。

(1) 従来のアバランシェ増幅を行ったときにあらわれる過剰増幅雑音の発生原因が衝突イオン化場所の空間的ゆらぎで

あることを明らかにした。そして、衝突イオン化場所を特定できる新光信号電荷増幅素子を提案し、その構成を明らかにした。またその動作特性、雑音特性を理論的に明らかにし、受光素子のS/Nが極限まで向上させられることを明らかにした。

(2) ワイドバンドギャップa-SiC:Hの作成方法、フォトダイオードの残像の低減手法、アモルファス材料中での高エネルギー電子による衝突イオン化の発現確認について実験検討し、光信号電荷増幅素子を作成し、その動作特性を明らかにした。a-SiGe:Hを増幅層として、増幅層のバンドギャップよりも大きな伝導帯エネルギー段差を持つa-SiC:Hとこのa-SiGe:Hからなるヘテロ接合をもった素子を形成し、ステップ接合一段で2倍に飽和する衝突イオン化による光電流増幅を観測した。さらに、増幅時に発生する過剰雑音が理論どおり低く抑えられていることを明らかにした。

(3) BASISがもつオンチップ入力画像処理を行うための優れた特徴を活かし、 μ MOSとの一体化を目指した高機能素子を実現していくためには、光信号電荷増幅素子をBASIS上に積層するだけでは不十分であり、BASISそのもののさらなるS/Nの向上が必要であった。BASISメモリセルを使ったノイズ除去方法明らかにし、非破壊度およびS/Nの高い読み出しができるBASISメモリセルを用いた、最大値出力、平均値出力、エッジ出力、任意領域指定読み出しなどの特徴抽出処理を高精度にセンサオンチップで行うことを可能として、こうした特徴抽出機能を盛り込んだ視線検知センサの実用化に成功した。

(4) 各画素に保持されたアナログ画像情報を非破壊で高S/Nに何度でも読み出せるBASISセンサセルおよびメモリセルと並列処理性・しきい値可変制御性・AD融合性の特徴を持つ μ MOSを一体化した、高精度なアナログ画像相関演算装置を考案しその動作特性を明らかにした。BASIS・ μ MOS融合アナログ画素相関演算装置の優位性をハードウェア量、演算時間、消費電力の観点から明らかにした。さらに、分割空乏加算器、 μ MOSゼロクロスディテクターを考案しBASIS・ μ MOS融合アナログ画素相関演算装置のさらなる高精度化を図り、実用フィジビリティを明らかにした。

現在、画像入力装置としてはCCDが、画像処置装置としては2値デジタル処理が様々な応用分野で広く使用されている。しかしながら、そこに費やされる処理演算量、ハードウェア量は膨大なものであり、入力画像を誰もが安価により自由により多機能にハンドリングするには数多くの課題が存在する。その課題を解決するものとして、BASIS・ μ MOS融合入力画像処理装置が1つの有力な候補であることは間違いない。

本論文で明らかにした、受光素子のS/Nを極限まで向上させる研究、撮像素子上で高精度に行う画像処理の研究が今後の多くの分野で有用なものとなると信ずる。

審査結果の要旨

高度情報化時代の到来に向けて、画像の高度利用、メディアの複合化が急速に進展しているが、画像入力装置のさらなる高性能化並びに画像を自由に操作できる電子システムの実現が強く求められている。

著者は、アモルファス材料よりなるSi/SiGe/SiCヘテロ構造素子により増幅雑音を殆ど発生しない光信号電荷増幅素子を新たに開発した。さらに、画像情報の非破壊読み出し可能なバイポーライメージセンサ (BASIS) と、単体で高度な機能を持ったニューロンMOSトランジスタ (ν MOS) を組み合わせることにより、高度な画像演算機能を可能にした。本論文はそれらの成果をまとめたもので全文6章よりなる。

第1章は序論である。

第2章では、光信号電荷増幅素子の動作原理を理論的に考察することにより、過剰増幅雑音発生の原因が衝突イオン化の生じる位置の揺らぎによることを明らかにし、これを防ぐ新たな素子の提案を行っている。

第3章では、第2章で理論的に考察した新たな光信号電荷増幅素子を実際に作成し、その動作特性を明らかにしている。受光層はアモルファスSi層とし、増幅層としてはバンドギャップの狭いアモルファスSiGeとワイドギャップのSiCのヘテロ接合を形成し、衝突イオン化をヘテロ接合界面に局在化させることにより、理論から予想された通り電荷増幅時のアバランソ雑音が殆ど発生しないことを実証した。これは重要な成果である。

第4章では、BASISそのもののS/N比を更に向上させる新たな回路技術、BASISセルに保持された画像情報を用いてオン・チップでの最大値検出、平均値検出、エッジ検出等の特徴抽出手法を開発することによりカメラ用の視線検知センサの実用化に成功したことを述べている。

第5章は、非破壊読み出し可能なBASISと高機能素子 ν MOSを一体化した高精度アナログ画素相関器について述べている。この相関器は、従来のCCDとバイナリ・デジタル回路の組み合わせで構成されるシステムに比べ、ハードウェア量、演算時間、消費電力のいずれにおいても優れていることを明らかにしている。更に、 ν MOSゼロクロスディテクタ等の回路を考案し、BASIS・ ν MOS融合アナログ画素相関演算システムのさらなる高度化を図り、実用化の可能性を明らかにしている。これは重要な知見である。

第6章は結論である。

以上要するに本論文は、受光素子のS/N比を理論的な極限にまで向上させられることを理論的並びに実験的に示すとともに、BASISと ν MOSの組み合わせによる高度な画像演算処理の手法を提示したもので、半導体電子工学の発展に寄与するところが少なくない。

よって、本論文は博士(工学)の学位論文として合格と認める。