

氏名	まる お かず ゆき
授与学位	丸尾 和幸
学位授与年月日	博士(工学)
学位授与の根拠法規	平成11年3月25日
研究科、専攻の名称	学位規則第4条第1項
学位論文題目	東北大大学院工学研究科(博士課程)電子工学専攻
指導教官	知的画像処理集積回路技術の研究
論文審査委員	東北大学教授 大見 忠弘 主査 東北大学教授 大見 忠弘 東北大学教授 亀山 充隆 東北大学教授 川又 政征

## 論文内容要旨

半導体製造ラインにおいて、歩留まり・生産性を向上させるためには、前工程、すなわちウェハ工程のできるだけ早い段階で欠陥を検出し、発生原因を解析、そして製造ラインへフィードバックすることが非常に重要である。ウェハ検査技術では、微細化が進むにつれて、不良品の原因となる異物(Killer-Defect)の大きさも小さくなってしまっており、微小の異物を検出する技術が必要となる。著者は、今後の微細化にも対応可能な「自動欠陥検出システム」を、画像処理技術を応用して開発し、さらにソフトウェアで開発したアルゴリズムをハードウェア化することにより、製造ラインにも導入可能なレベルまで処理時間を短縮することを研究した。

第1章は序論であり、半導体生産技術における「自動欠陥検出システム」の必要性を述べている。

第2章では、Hough変換とWavelet変換を組み合わせて図1にしめすようなアルゴリズムを提案している。半導体ウェハSEM画像中のa)配線パターンの回転角検出、b)欠陥の位置と大きさの検出、c)欠陥の形状を3種類に分類することを実現している。

この提案により、従来のDie-to-die比較に頼らず、1枚のウェハ画像から欠陥情報を抽出することが可能となった。欠陥形状の分類についても、人間の分類に対して85%の一一致率を実現し、本手法が有効な技術であることをしめた。また、提案したアルゴリズムで導入したHough変換技術が、表1にしめすようにソフトウェアではリアルタイム化が困難であることもあきらかにし、ハードウェア化による高速化が必要なことをしめしている。

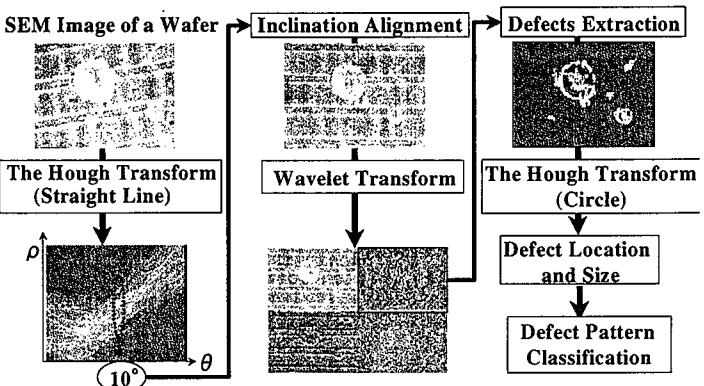


図1 自動欠陥検出アルゴリズム

表1 欠陥検出アルゴリズムの処理時間

Process	Time(msec.)
Edge detection	20
Straight-line Hough Transform	258
Inclination Alignment	30
Wavelet transform	15
Hough Transform for Circles	4864
Defect shape estimation	25
Total	5212

第3章では、第2章で Hough 変換を利用して配線パターンの回転角検出に Wavelet 変換を利用することにより、さらに高精度に回転角を検出できる技術を提案している。具体的にはまず、画像の二次元 Wavelet 変換のエネルギーが、エッジの角度に対応することをあきらかにした。つぎにこの性質を利用して、図2にしめすような、エッジの角度を高精度に推定するアルゴリズムをしめた。Wavelet 変換を利用してエッジの角度を推定するには、冗長 Haar Wavelet 変換が最適であることをしめた。実験の結果、この技術は白色ノイズが多い画像に対しては Hough 変換と同等の性能、不鮮明な

画像に対しては Hough 変換より S/N 比で 8dB 高性能に回転角検出できることをあきらかにした。処理時間についても、直線 Hough 変換をもちいた方法よりも 20 倍以上高速であり、回転角検出技術として非常に有効であることをあきらかにしている。

第4章では、まず東北大学で開発されたνMOS トランジスタの基本特性をレビューしている。νMOS は東北大学で開発された、複数の入力ゲートと、フローティングゲートをもつ高機能デバイスである。νMOS を利用すると、加算器や差分器などの基本的な演算回路を図3にしめたような簡単な回路で実現することができる。つぎに第2、3章で導入した二次元 Wavelet 変換回路を、νMOS を応用して設計・シミュレーションした。この結果、回路規模と処理速度を併せた性能として、従来のデジタル回路に対して約 100 倍のパフォーマンスを実現することがわかった。しかし、演算性能において、特に Wavelet 変換のハイパス成分を計算する上で重要な 0V 付近の演算性能があまり良くないこともあきらかにしている。

第5章では、直線 Hough 変換処理技術を、νMOS を応用してハードウェア化することを検討した。二値画像活性画素の座標値をアログ入力とし、フローティングゲート容量を三角関数に比例させて、図4のような回路を構成することにより、バイナリロジックで構成した場合に必要となる ROM、乗算回路、加算回路に対応する部分を、νMOS デバイス 1 個で実現することができる。この技術をもちいて入力画像 256×256 画素にたいして 1 度の分解能で回転角を検出する回路を設計した。これを、HSPICE をもちいてシミュレーションし、さらに VLSI Development and Education Center(VDEC)の協力を得て 2 種類のデザインルールプロセスでチップ試作をおこなった。試作した結果、二値画像の活性画素 1024 ポイントを 1msec. で Hough 変換処理でき、直線成分を検出できることをあきらかにした。処理速度で 30 倍、回路規模で 30 分の 1 となるので、トータル

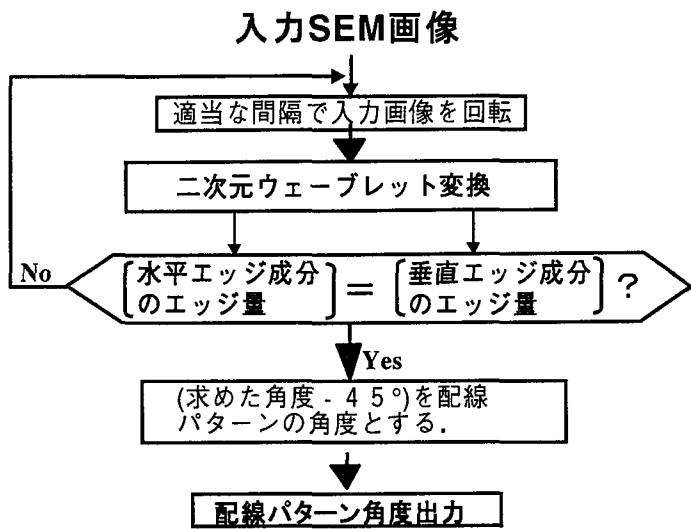


図2 半導体ウェハの回転角検出アルゴリズム

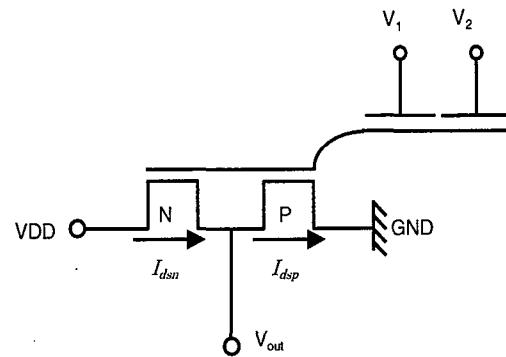


図3 νMOS を利用したアナログ加算回路

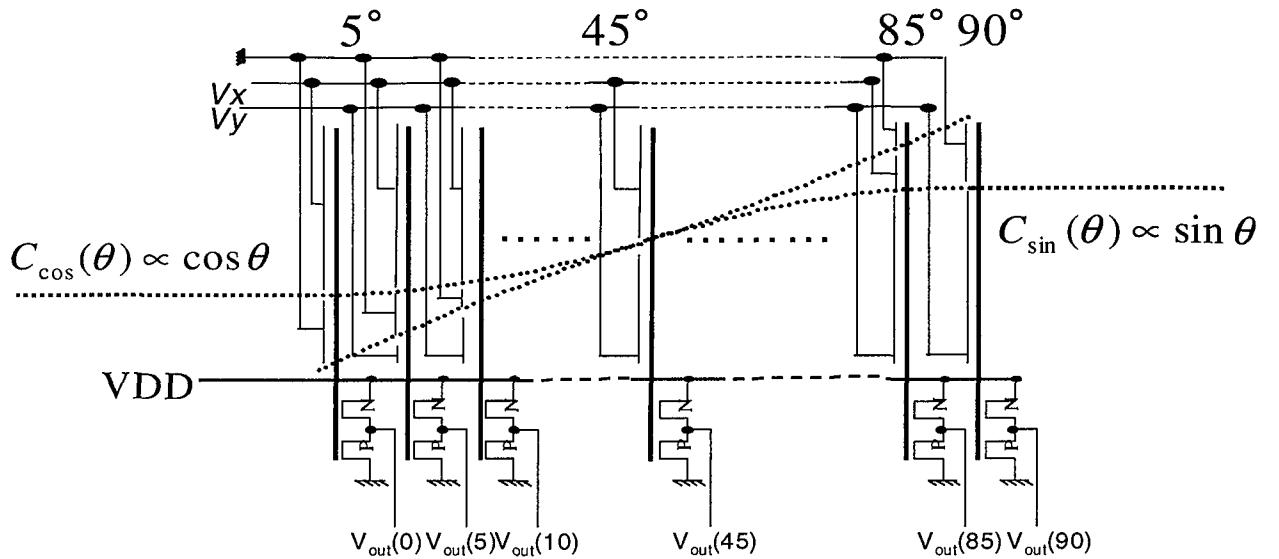


図 4  $\nu$  MOS を応用した直線 Hough 変換回路

で 3 衍近い性能向上を実現した。SLHT 回路については  $\nu$  MOS アナログ技術の応用が非常に有効であることをあきらかにしている。

第 6 章では、まず正方形の Hough 変換を導入し、これが入力画像中の円を、それに外接する正方形として検出するので、円の Hough 変換の代用になりえることをあきらかにした。正方形の Hough 変換は円の Hough 変換にたいしてアルゴリズムレベルで 26% 高速であることをしめした。つぎに正方形の Hough 変換をハードウェア化することを検討し、差分絶対値回路、差分回路、加算回路の組み合わせで実現できることをあきらかにした。これらの要素回路は  $\nu$  MOS アナログ回路で実装可能であり、 $\nu$  MOS アナログ回路を利用した具体的な正方形 Hough 変換回路構成を提案した。さらに、提案した回路の HSPICE シミュレーションをおこない、基本的な動作を確認した。この結果、CMOS 論理回路に対して、約 7.5 倍のパフォーマンスをしめすことがわかった。ただし、基本性能において、演算結果の線形性に問題があり、現状ではまだ実現が困難であることもあきらかにしている。

第 7 章は結論であり、第 2 章から第 6 章までを通して得られた結果を総括している。

本論文で提案したハードウェア技術を統合すると、ソフトウェア処理だけでは 5 秒以上かかっていた半導体ウェハ上の欠陥検出画像処理アルゴリズムを 0.2 秒以下で実現できることがわかり、本論文の目的である、「ラインにも応用可能な自動欠陥分類システム」の実現に向けて大きく前進した。ただし、真に実用的なシステムにするには、提案した回路の演算性能や、スループットをさらに向上させる必要があることもわかった。今後、本論文で提案したシステム、あるいは要素技術をもじいて、有効な半導体製造ライン歩留まり向上システムへ発展させていく予定である。

## 審査結果の要旨

半導体製造ラインにおいて、歩留まり・生産性を向上させるためには、ウェーハ工程のできるだけ早い段階で欠陥を検出し、発生原因を製造ラインへフィードバックすることが重要である。微細化が進むにつれて、不良品の原因となる異物も小さくなってしまっており、微小な異物を検出する技術が必要となる。また、欠陥検出技術を製造ラインに導入するには処理時間を大幅に短縮する必要がある。著者は、今後の微細化にも対応可能な欠陥検出画像処理アルゴリズムを開発し、さらにソフトウェアで開発したアルゴリズムをハードウェア化することにより、製造ラインにも導入可能なレベルまで処理時間を短縮することを研究した。本論文はこれらの研究成果をとりまとめたもので、全文7章となる。

第1章は序論である。

第2章では、Hough変換とWavelet変換を組み合わせて半導体ウェーハ SEM 画像中の欠陥を検出し、欠陥形状を分類するアルゴリズムを提案した。この提案により、人間による欠陥分類に対して、85%程度の一一致率を実現し、欠陥検出速度を大幅に向上させた。

第3章では、二次元Wavelet変換を利用して半導体ウェーハ配線パターンの回転角を高精度に検出できる技術を提案している。これは、二次元Wavelet変換のエネルギーが、エッジの角度に対応し変化する性質を利用したもので、極微少欠陥検出時に非常に不鮮明となる SEM 画像からでも 0.25 度の精度で回転角を検出できており、極めて重要な成果である。

第4章では、二次元Wavelet変換回路を、ニューロン MOS を応用して設計・シミュレーションした。従来のデジタル回路に対して約 100 倍の処理速度が実現できることを明らかにした。反面、演算精度が現状では 7bit 程度に止まることを明らかにした。

第5章では、直線 Hough 変換処理を、ニューロン MOS を応用してハードウェア化することを検討した。二値画像活性画素の座標値をアナログ入力とし、フローティングゲート容量を三角関数に比例させることにより、直線 Hough 変換回路を、ニューロン MOS デバイス 1 個で実現できることを明らかにした。VDEC を通して試作したチップは、従来のデジタル回路に比べて、トータルで 3 衍近い処理速度で直線を検出できることを示している。ニューロン MOS アナログ技術の非常に有効な応用例を明らかにしたもので、極めて重要な成果である。

第6章では、正方形の Hough 変換を紹介し、これが円の Hough 変換の代用になり得ることを明らかにした。つぎに正方形の Hough 変換をハードウェア化することを検討し、差分絶対値回路、差分回路、加算回路の組み合わせで実現できることを示した。

第7章は結論である。

以上要するに本論文は、「ラインにも応用可能な自動欠陥分類システム」の実現に向けて、従来に無かった欠陥検出アルゴリズム・回転角検出アルゴリズムを開発し、開発したアルゴリズムをリアルタイム化するための集積回路技術、さらに集積回路にニューロン MOS を応用することを提案し、その有効性を実証したもので、半導体電子工学の発展に寄与するところが少なくない。

よって、本論文は博士（工学）の学位論文として合格と認める。