

氏名	もりもと あきひろ
授与学位	森本 明大 博士(工学)
学位授与年月日	平成 14 年 3 月 25 日
学位授与の根拠法規	学位規則第 4 条第 1 項
研究科、専攻の名称	東北大学大学院工学研究科(博士課程)電子工学専攻
学位論文題目	超高速 LSI・ディスプレイ配線技術に関する研究
指導教官	東北大学教授 大見 忠弘
論文審査委員	主査 東北大学教授 大見 忠弘 東北大学教授 坪内 和夫 東北大学教授 内田 龍男 東北大学助教授 須川 成利

## 論文内容要旨

### 第1章 序論

LSIなどの電子回路を構成する主要な素子であるトランジスタは、微細化によりその動作周波数を年々向上してきた。例えば LSI の代表であるコンピューターの中央処理装置(CPU)の動作周波数は、その時代の LSI の性能を示す最も端的な指標であるが、世界で最初の CPU が誕生した 1971 年当初は 100kHz 程度であった動作周波数は、1975 年には 1MHz を超え、わずか 20 年後には 100MHz を超えるのに至った。それから、たった 5 年で CPU の動作速度は 1GHz を超え、現在に至っている。一方でこのような微細化による高速化を阻害する要因として配線における信号品質の劣化が問題となっている。それまで接続すればよいとされてきた配線の微細化によって、配線がつながっているにも関わらず所望の信号を送り届けられない、損失や遅延などの信号劣化の問題が生じている。本研究は上記の課題を克服するために、配線が抱える問題点を抽出し、高速で信号が伝播した際の配線の振る舞いを明らかにすることを第 1 の目的としている。信号が配線を伝播するということは電磁界現象であるから Maxwell が Maxwell 方程式という統一理論で述べることができたように、配線の用途に関わらず統一した設計指針が得られる。第 1 の目的である信号伝播にかかる配線の振る舞いを明らかにすることで、配線設計に関わる統一の設計指針を得ることを第 2 の目的とする。このような問題は LSI に限ったことではなく、プリント基板(PCB)や大型 FPD でも同様に生じてきている。

本論文は、上述の課題を解決するために、LSI・プリント基板・大型平板ディスプレ

イ基板について配線を伝播する信号の挙動を詳細に解析し、基板・配線の新しい設計指針に関する研究成果をとりまとめたものである。

## 第2章 超高速 LSI 用基板技術

Si 基板が信号の伝播特性に影響を与えることは従来から研究されていたが、配線幅が関係しない 1 次元モデルを用いて解析されていたため、微細配線領域における基板の振る舞いは明らかではなかった。本章では微細配線領域における基板の動作速度が 10GHz を超える超高速 LSI の基板として、配線の微細化による抵抗の増大の影響も加味した上で、どのような基板が相応しいか検討を行った。2 次元の積層同軸モデルを導入し、配線径が信号伝播特性に与える影響を考察した。微細配線領域では基板による損失の影響は減少し、高抵抗基板領域と低抵抗基板領域で、配線抵抗による損失が支配的になるという結論を得た。一方、 $1\Omega\text{cm}$  近辺の抵抗率を有する基板では基板による損失が支配的である。高抵抗基板と低抵抗基板のどちらが超高速 LSI に適しているかを見るために、LSI などの高集積回路で問題となる基板表面電位の変動についての考察を行った結果、金属基板のみが基板表面の電位変動を抑え、基板を一定電位に保ち続けられることが示された。

## 第3章 超微細配線技術

微細配線では配線抵抗によって著しい損失と遅延を生じることが第 2 章で明らかになった。本章では、このような微細配線に焦点をあて、金属基板上での信号の振る舞いを明らかにするとともに、微細配線領域における LSI 配線の設計指針の考察を行った。

同軸円筒線路近似を用いて、LSI 用微細配線を Maxwell 方程式により直接解析した結果、配線径と表皮深さに応じて、IISW モード、Transition モード、SDL モードの各伝播モードが存在することが示された。LSI で用いられる配線の多くは IISW モードになることが明らかになり、著しい減衰と伝播速度の低下、実効波長の短縮現象が発生することを明らかにした。Maxwell 方程式の直接解析結果と分布 RC 近似、分布 RLC 近似による解析結果を比較することにより、配線を伝播する信号の周波数と配線径に応じて用いるべき近似方法について指針を示した。同軸円筒構造と矩形配線構造の解析結果を比較することにより矩形の LSI 配線においても本章における解析結果が妥当であることを示し、LSI の配線設計において重要な最大配線可能距離の決定指針を示した。これらの結果により、LSI の配線径、配線容量、インダクタンスが決定すれば最大配線可能距離が与えられる LSI 配線の

設計指針を確立した。

#### 第4章 超高速 LSI パッケージング技術と超高速・広帯域配線ボード技術

LSI が高速動作するためには、その特性が十分に引き出されるようにパッケージ、配線ボードを同時に検討することが重要である。本章では、10GHz を超える動作速度の超高速 LSI のパッケージ技術および配線ボード技術について検討を行った。第 2 章で述べた金属基板 SOI などの超高速 LSI 構造の利点を十分に生かすパッケージ設計、配線ボード設計が必要となる。金属基板 SOI の基板接地のためには支持基板を  $1\text{m}\Omega\text{cm}$  以下の抵抗率でできるだけ薄く ( $\sim 100\mu\text{m}$ ) し、かつ支持基板全面を GND に落とすための GND ユニットをパッケージ外部から接続することが重要である。電源供給も同様で高周波的に十分接地するよう V<sub>DD</sub> プレーン構造をとる必要がある。このようにして完成した LSI パッケージを配線ボード上に実装する。LSI の出力バッファの負荷を減少し低消費電力でボード配線を駆動するために高い特性インピーダンスを有する伝送線路とすることが配線ボードで重要である。高い特性インピーダンスとすることで配線を流れる電流が減少し、ボード上の配線における損失も減少する。さらに、超高速配線ボードと超高速 LSI を接続し信号をやり取りするための超高速デジタル I/F について考察をおこない、リバースターミネート方式を採用することで周波数特性の小さい I/F を形成できることが明らかになった。周波数特性を出さないためには 1fF 以下の LSI PAD 入力容量とすることが必要である。以上のすべての技術を導入することで初めて 10GHz を超える超高速 LSI システムが実現することが明らかになった。

#### 第5章 大型・高精細ディスプレイ配線技術

大型化が進む平面ディスプレイでは、配線長が長くなり所望の信号を画素に伝達することができない問題が生じている。本章では、第 3 章で得られた結果を元に、LCD の大画面化かつ高精細化を両立しながら配線消費電力を低減できる配線構造について検討を行った。大画面化・高精細化・低消費電力化を実現するためには、配線容量の徹底的な削減が要である。LCD 配線は周波数が低いため、配線径に対して表皮深さが十分大きく IISW モードでの信号伝播となる。配線を分布 RC 解析することにより、信号の伝播特性の改善には配線幅の削減はほとんど効果がなく、配線厚さを厚くすることが重要であることを、大型 LCD 用配線を実際に設計し明らかにした。厚膜配線を導入し配線幅を極力細くすることで配線容量を半減することができる。具体的には 30 インチ QXGA の場合においてゲート線厚さ

$1\mu\text{m}$ 、ゲート線幅  $6\mu\text{m}$ 、ソース線厚さ  $0.5\mu\text{m}$ 、ゲート線幅  $4\mu\text{m}$  とすることで配線消費電力を半減しながら、従来 128 階調程度しか得られなかつた輝度のダイナミックレンジを 1024 階調程度にまで向上できた。つまり信号伝播特性と低消費電力化を両立できた。厚膜配線に適した TFT 構造としてゲート線およびゲート電極をガラス基板に埋め込んだ Flat-TFT 構造およびガラス基板埋め込み配線 LCD パネル構造を提案した。ゲート線およびゲート電極をガラス基板に埋め込むことで、ゲート線とソース線の交差部や TFT 部にゲート線による段差部が発生しないため、配線の断線や TFT のリーク電流増加といった特性劣化のない LCD パネルが得られることを明らかにした。

## 第6章 金属基板マイクロ波トランジスタと配線技術

第 6 章では、配線の設計がデバイス性能そのものを左右するマイクロ波トランジスタ素子について、バイポーラトランジスタを例に取り、その高速化にかかる課題について検討し、検証を行った。マイクロ波トランジスタの形成には、配線・基板・デバイスの協調設計が極めて重要であり、常に 3 者のバランスを取りながら設計を進める必要がある。デバイスの寄生成分に比べ十分小さい寄生成分をもつ配線・基板を設計し、デバイスの性能を最大限に引き出すことが重要であることを示した。最適化設計を行うことでバイポーラトランジスタにおいて、遮断周波数  $95.8\text{GHz}$ 、最大発振周波数  $164\text{GHz}$ 、エミッタ接地電流增幅率 782 を達成し、従来に比べ約 10 倍の高速化を行うことができる事を示した。

## 第7章 結論

本論文は、高周波における配線・基板の振る舞いを理論的に解析し、大規模集積回路、プリント基板、平板ディスプレイの配線設計における統一設計論として、配線径と表皮深さの関係を考慮した設計法を確立したものであり、かつ得られた設計論を応用して超高速集積回路システム、大型平板ディスプレイ設計を行ってその実用性を検証した。

# 論文審査結果の要旨

大規模集積回路 (LSI)・平板ディスプレイにおける配線技術は素子の微細化に伴う高速化やディスプレイサイズの大型化・高精細化に伴いその重要性を増している。現在、所望の信号が所望の距離を伝播する前に振幅の減衰や遅延が生じ、LSI および平板ディスプレイの高速化・大型化の阻害要因となっている。また、LSI と外部回路を接続するプリント基板を駆動するための消費電力が増大する問題が生じている。これらの問題を解決するためには、LSI やプリント基板、ディスプレイ内の配線を伝播する信号の挙動を正確に把握しなければならない。本論文は、上述の課題を解決するために、LSI・プリント基板・大型平板ディスプレイ基板について配線を伝播する信号の挙動を詳細に解析し、基板・配線の新しい設計指針に関する研究成果を取りまとめたものであり、全文 7 章よりなる。

第 1 章は序論である。

第 2 章では、10GHz 動作を超える超高速 LSI を実現するための LSI 用基板技術について論じている。超高速トランジスタを超高集積化するためには、トランジスタが形成される基板表面の電位を信号の速度や振幅に関わらず一定に保持できる金属基板 SOI 構造の導入が不可欠であることを明らかにした。これは、LSI の 10GHz 動作を実現するための極めて重要な成果である。

第 3 章では、微細配線における高周波信号の振る舞いについて論じている。信号の伝播特性は配線直径と表皮深さの関係で記述でき、ほぼ理想的に光の伝播速度で伝播する Skin Depth Limited (SDL) Mode と著しい遅延と信号減衰が生じる Interconnect Induced Slow Wave (IISW) Mode が存在することを明らかにした。前者は配線が表皮深さの 4 倍以上の太さを持つ場合で、平面波に近い伝送姿態である。後者は TM モードであり、配線が表皮深さより細い場合に、電界を緩和する電荷を配線中で十分補うことができず配線周りの電磁界が遅延することにより生じる。このことは今後の LSI の配線設計方法の根幹を成す、極めて重要な成果である。

第 4 章では、超高速 LSI のパッケージング方法と外部回路を接続するためのプリント基板およびインターフェース回路の設計について論じている。数度角程度の LSI チップ寸法であっても、チップ全面で接地する構造をとらなければ、チップ内で接地電位が変化してしまうことを明らかにし、新しいパッケージング方法を示した。また、LSI とプリント基板のインターフェースにおける消費電力を低減するための手法として、現状  $50\Omega$  の特性インピーダンスを、磁性誘電体を用いて  $500\Omega$  程度以上に高めることで消費電力を  $1/10$  以下に削減できることを明らかにした。これらは、低消費電力超高速システムの実現に極めて重要な成果である。

第 5 章では大型ディスプレイ用配線について論じている。第 3 章の結果を踏まえて分布 RC アレー解析を導入し、大型ディスプレイ用配線として厚膜配線による低寄生容量配線の導入と Flat TFT 構造の導入が不可欠であることを明らかにした。30 インチ QXGA ( $2,048 \times 1,536$  画素) で輝度のダイナミックレンジを 1024 階調としながら、消費電力を半減する手法を明らかにした。次世代平板ディスプレイの根幹を成す極めて重要な成果である。

第 6 章では、基板・配線構造がデバイスの特性を決めるマイクロ波トランジスタについて論じている。コレクタ抵抗を徹底的に削減できる金属基板トランジスタ構造を導入し、配線構造を最適化することでトランジスタの高周波特性が飛躍的に向上し 10 倍以上の高速化ができるなどを明らかにしたことは、極めて重要な成果である。

第 7 章は結論である。

以上要するに本論文は、高周波における配線・基板の振る舞いを理論的に解析し、大規模集積回路、プリント基板、平板ディスプレイの配線設計における統一設計論を確立したものであり、かつ得られた設計論を応用して超高速集積回路システム、大型平板ディスプレイ設計を行ってその実用性を検証したものであり、半導体・画像電子工学の発展に寄与するところが少なくない。

よって、本論文は博士（工学）の学位論文として合格と認める。