

氏名(本籍)	丸岡 章	(山形県)
学位の種類	工学博士	
学位記番号	工博第284号	
学位授与年月日	昭和46年3月25日	
学位授与の要件	学位規則第5条第1項該当	
研究科専門課程	東北大学大学院工学研究科 (博士課程)電気及通信工学専攻	
学位論文題目	可変論理回路に関する研究	

(主査)

論文審査委員	教授 本多 波雄	教授 大泉 充郎
	教授 城戸 健一	教授 木村 正行

### 論文内容要旨

最近の集積回路は大規模化、高密度化、小形化、高速化の方向に急速に発達しつつある。この集積回路を論理設計の基本単位回路として考える場合、集積度の増大とともに、指數関数的に集積回路の種類が増大するという実用上の致命的欠点が生じる。この欠点を克服するひとつの方法として、適当な制御方法によりその論理機能が可変であるような集積回路を適当に接続して、所要の論理関数を実現しようとするのが可変論理方式である。

本論文では、入出力端子をそなえていて、その論理機能が可変である基本単位回路を、可変論理素子または単に素子という。これら可変論理素子の具体的構成手段は問題の外におき、素子は考えられるすべての論理機能にわたり可変であるとする。

可変論理素子を樹枝状に接続して得られる回路を可変論理回路という。一般に、可変論理回路は、それを構成する素子の論理機能が可変であるために、種々の論理関数を実現する。ここで、次のよ

うな基本的問題が生ずる。

( P. 1 ) この実現可能なすべての関数の集合をうるための，各素子の論理機能の必要かつ十分な可変範囲は何か

可変論理回路を構成する各素子は，この必要かつ十分な可変範囲にわたり可変であるように設計すればよい。与えられた可変論理回路において，それを構成する各素子がすべての論理機能にわたり可変であるとしても，一般に，回路全体として任意の関数が実現できるとは限らない。そこで，次の問題が生ずる。

( p. 2 ) 可変論理回路が任意の関数を実現するための条件は何か

本論文は，主として問題 P. 1 , P. 2 およびこれに関連した問題を一般的に考察するものである。  
一般に，論理設計において

パラメータ 1 : 基本単位回路の論理機能をいかに選ぶか

パラメータ 2 : 基本単位回路をどのように接続するか

パラメータ 3 : 入力端子への入力変数の割当てをどのようにするか

が問題になり，逆にこの 3 つが定まれば，回路が実現する論理関数も定まることになる。本論文では，可変論理素子の接続の仕方が固定された樹枝状回路を考察の対象とするから，パラメータ 2 に関する自由度は認めない。また，一部(第 6 章第 2 節)をのぞいて，入力変数の割当てもあらかじめ与えられているとするから，パラメータ 3 に関する自由度も認めないものとする。上述の問題 P. 1 は，これらの条件のもとで，可変論理回路が実現可能なすべての論理関数の集合をうるため，パラメータ 1 に与えるべき必要かつ十分な自由度を求める問題となる。また，問題 P. 2 は，パラメータ 2 , 3 に関して自由度のない回路が，パラメータ 1 に関する自由度のみで，任意の関数を実現可能であるための条件を求める問題になる。

本論文は 6 つの章からなる。第 1 章は，本研究の目的と，これまで行われてきた研究と本研究との関連について述べる。

第 2 章では，本論文を通じて用いられるいくつかの定義を行い，問題を定式化する。可変論理素子として， $n$  入力 - 1 出力多値論理素子をとりあげ，素子のすべての論理機能からなる集合を  $\emptyset$  とする。可変論理回路を構成するあるひとつの素子に注目し，それより前段の素子で実現され，その素子の入力端子に加えられる関数(多値論理関数)の集合を  $f$  と表わす。関数の集合  $f$  のもとで，等しい出力関数の集合を与える論理機能を同値とする同値関係により， $\emptyset$  を類別し，その類別を  $\emptyset / f$  と表わす。この類別に，類の代表元(論理機能)が実現する出力関数の集合の包含関係により 2 項関係を定義すると，この類別が半順序集合となることを示す。

第 3 章では，素子の  $n$  個の入力関数が互いに独立である場合について考察する。回路を構成する

ひとつの素子に注目した場合、問題 P. 1 の必要かつ十分な可変範囲は、半順序集合  $\phi / f$  の極大類の代表元からなる集合であることを証明し、さらに等しい出力関数の集合を与える構造の間の関係、半順序集合  $\phi / f$  が最大類を有するための条件を求める。次いで、これらの理論を 2 値論理素子からなる回路に適用する。そして、2 入力 - 1 出力 2 値論理素子、3 入力 - 1 出力 2 値論理素子について、具体的に半順序集合  $\phi / f$  を求め、さらにこれらの素子で構成される可変論理回路で実現可能な出力関数の個数を求める。特に、2 入力 - 1 出力 2 値論理素子からなる可変論理回路で実現される出力論理関数の個数は、接続バタンによらず、入力変数の個数のみで定まることを証明する。

第 4 章では、素子の  $n$  個の入力関数が互いに独立ではない場合について、第 3 章と同様の問題を考察する。そして、ある接続条件が満足されれば、この場合も、第 3 章の理論を拡張して論ずることができる음을示す。

第 3、4 章では、可変論理回路を構成するひとつの素子に注目して、問題 P. 1 を論じた。第 5 章では、入力関数が互いに独立である場合について、回路全体に注目して、この問題を論ずる。第 3 章で求められた、素子に注目した場合の論理機能の必要かつ十分な可変範囲を  $\phi$  とする（ $\phi$  は、一般に各素子により異なる）。このとき、回路を構成する各素子の論理機能が  $\phi$  にわたり可変であることは、回路全体として実現可能な出力関数の集合をうるための十分条件である。しかし、一般に必要条件ではない。すなわち、回路を構成するある特定の素子の可変範囲は  $\phi$  より広く、また他の特定の素子の可変範囲は  $\phi$  より狭くしても、一般に回路全体として実現可能なすべての出力関数の集合をうることができる。第 5 章では、初めに、可変論理回路を構成するある素子  $E$  がすべての論理機能をとりうるとしたとき、回路全体として実現可能なすべての出力関数の集合をうるために、素子  $E$  に続く素子がとるべき必要かつ十分な論理機能の範囲を求め、それが、一般に、ひとつの素子に注目して求めた可変範囲  $\phi$  より狭いことを示す。次いで、回路を構成するどの素子の可変範囲も素子に注目して求めた可変範囲  $\phi$  より広くはなり得ないという制限をおくと、ある条件のもとでは、各素子の可変範囲が  $\phi$  であることが、回路全体として実現可能なすべての出力関数をうるための必要十分条件であることを証明する。最後に回路を構成する各素子が 2 値論理素子である場合は、この条件が満足され、上述の制限のもとで、各素子の可変範囲が  $\phi$  であることが、回路全体として実現可能なすべての出力関数をうるための必要十分条件であることを証明する。

第 3、4、5 章では、可変論理回路が任意の関数を実現できるかどうかは問題にせず、可変論理回路で実現可能な出力関数の集合に注目し、その集合をうるための条件を求めた。

第 6 章では、問題 P. 2、すなわち可変論理回路が任意の関数を実現可能であるための条件を求めるものである。初めに、素子の入力関数としてある定まった定義域のすべての関数が加えられる

という条件のもとで、素子がすべての関数を実現可能であるための必要十分条件を求める。次いで任意の関数が、変数の個数が少くともひとつ少ない関数を素子への入力関数として実現されるために、その素子の論理機能に課せられる必要十分条件を求める。そして、回路を構成する各素子がこれらの条件を満足すれば、回路全体として任意の関数が実現されることを示す。

## 審査結果の要旨

最近，集積回路の大規模化，高密度化が進み，その経済性と信頼性も著しく向上した。しかし，集積度の増大について，集積回路の種類が増大するという難点が生ずる。この問題を解決し，回路の標準化をはかる一つの方法として素子を適当に制御することにより，多数の論理機能のなかから所要の論理機能を自由に選択できるような可変論理方式がある。著者は多入力1出力素子を樹枝状に結合した可変論理回路について，その基本的な諸問題を研究した。本論文はその研究成果をまとめたもので，全編6章よりなる。

第1章は序論であり，本研究の目的を述べたものである。

第2章では，可変論理素子の構造の類という概念を導入し，この類が半順序集合となることを示している。この概念は本研究の基礎となるものである。

第3章と第4章は，可変論理回路内の個々の素子について，その構造のとるべき可変範囲を求める手法を与えたものである。第3章では，素子の異なった入力端子に加えられる入力関数が互に独立である場合について，素子がとるべき必要かつ十分な構造の可変範囲は，半順序集合の極大類の代表よりなる集合であることを証明している。さらに，等しい出力関数の集合を与える構造の間の関係，構造の類の半順序集合が最大元を有し，したがって，素子の構造を固定してもよいための条件などを求めている。これらの結果は可変論理回路の理論に見通しのよい基礎を与えたものである。

第4章では，素子の入力関数が互に独立ではない場合について考察を加え，ある条件の下では，前章の理論が拡張できることを述べている。

第5章では，可変論理回路で接続されている素子の必要な可変範囲の関連について述べている。まず一つの素子がすべての論理機能にわたって可変であるとすると，一般にその素子の出力に接続されている素子に要求される可変範囲は，さきに求めた範囲よりせまくすることができること，および，回路素子がすべて2値論理素子であるような特別な場合には，可変範囲をせまくすることができないことを示している。これらの結果は可変論理回路の設計の指針を与えるものである。

第6章では，任意の論理関数を実現できる可変論理回路をうるための条件を求め，そのような回路の一つの具体的構成法を与えている。

以上要するに，本論文は可変論理回路の基本的性質を理論的に解明し，回路の設計の基礎を確立したものであって，情報工学の発展に寄与するところが少なくない。

よって，本論文は工学博士の学位論文として合格と認める。