

氏 名	上野和良
授与学位	工学博士
学位授与年月日	平成3年4月10日
学位授与の根拠法規	学位規則第5条第2項
最終学歴	昭和59年3月 東北大学大学院工学研究科応用物理学専攻 前期2年の課程修了
学位論文題目	砒化ガリウムによる金属／半導体接合電界効果 トランジスタの高性能化に関する研究
論文審査委員	東北大学教授 宮本 信雄 東北大学教授 小野 昭一 東北大学教授 山之内和彦 東北大学助教授 皆方 誠

論 文 内 容 要 旨

次世代の情報処理装置および通信装置の高速化を実現するためには、基本デバイス的高速化を実現することが重要である。本論文では、高速化に適した物性を有する砒化ガリウム (GaAs) による金属／半導体接合電界効果トランジスタ (MESFET) の高性能化に関して、1) 電流駆動能力の向上、2) 短チャネル効果の抑制、3) 微細化の設計指針、4) FET 特性の異方性の抑制による特性安定化、5) ショットキー接合の安定性の向上について論じている。

第1章では、本研究の背景として、情報化社会の進展に伴う高速デバイス研究の重要性と、GaAsMESFET の特徴、従来の研究と課題、本研究の特徴について述べている。

第2章では、電流駆動能力を表す相互コンダクタンス (g_m) の向上について述べている。側壁アシスト自己整合技術と n^+ 自己整合技術を用いて、新たなデバイス構造の FET を作製した。イオン注入により形成した n^+ 層の位置が異なる FET を作製し、それらの FET 特性を比較することによって、 n^+ 層の FET 特性への影響を明らかにした。 n^+ 層による寄生抵抗の低減と、チャネルの不純物高密度化による真性 g_m の向上によって、従来になかった高い g_m 値を実現した。また、 n^+ 層が FET 特性の異方性に直接的な影響を与えないことを明らかにした。さらに、新構造の FET を用いて集積回路を試作し、高速デバイスとしての高速スイッチ動作性能を明らかにした。

第3章では、短チャネル効果の抑制に関して、短チャネル効果の要因を、チャネル内電界の2次元分布効果と n^+ 層の効果の観点から考察し、それぞれの要因を抑制するためのデバイス構造につ

いて述べている。n⁺層からの不純物拡散による短チャネル効果の増大を防ぐため、n⁺層をゲートから一定距離離して自己整合的に形成する製造方法を用いた。チャネル内電界の2次元分布効果の抑制に関して、MBE法により形成したチャネルを用いて、チャネルの膜厚、不純物密度と短チャネル効果の関係を実験的に明らかにし、チャネルの不純物の高密度化と薄層化によって、短チャネル効果の抑制と電流駆動能力の向上を両立できることを明らかにした。また、従来にない高いK値（ドレイン電流のゲート電圧の2乗に対する比例係数）を実現した。一方、不純物高密度化に伴う問題点としてゲート順方向耐圧の低下が明らかになった。

第4章では、微細化の設計指針に関して、2次元数値シミュレーションにより論じている。FET内の2次元効果を解析する上で有効な2次元数値シミュレータを開発し、それを用いて、比例縮小則（スケーリング）をGaAsMESFETに適用してゲート長を短縮した時のFET特性を解析した。チャネルの不純物ドーピング構造として、均一ドーピング構造とステップドーピング構造を取り上げ、チャネル構造によるFET特性の比較を行なった。その結果、ゲート長を短縮した時に、短チャネル効果を抑制しつつ電流遮断周波数（ f_T ）を向上するためには、いずれの構造においても、チャネルアスペクト比を10程度に保つようなスケーリングの適用が有効であることを明らかにした。また、スケーリングした均一ドーピング構造とステップドーピング構造のFETの f_T が、ほぼ同じ値となることを明らかにし、双方の特性を応用の観点から比較している。ステップドーピング構造では、均一ドーピング構造と比較して、チャネルの不純物高密度化に伴うゲート順方向耐圧の低下を抑制できる反面、電流駆動能力が低く、回路形式と集積度に応じてチャネル構造を使い分ける必要があることを述べている。

第5章では、ゲートの結晶方向によるFET特性の変動を抑制する新しい方法について述べている。FET特性の異方性の原因である圧電効果が、結晶の対称性にに基づいていることに着目して、結晶面方位を変化させた時の圧電効果のFET特性への影響を解析的に計算し、(111)面ではFET特性の異方性がなくなるとを理論的に明らかにした。さらに、耐熱ゲート構造のFETを(111)、(110)、(100)面上に作製し、(111)面でFET特性の異方性が消失することを実証した。また、(111)面上に作製したFETの性能を、従来用いられている(100)面上のFETと比較し、性能的にも(100)面と同じであることを明らかにし、(111)面を用いてFET特性の安定化と集積回路の配置自由度の向上を実現できることを明らかにした。

第6章では、FET特性の安定性を向上する上で重要なショットキー接合の安定化に関して、超高真空中でのショットキー接合形成実験により論じている。MBE装置を用いて、 10^{-10} Torr程度の到達真空度の真空中で、表面状態を特定したGaAs表面上にAlショットキー接合を形成した。表面自然酸化層を除去したGaAs(111)表面上に、単結晶AlがGaAsとの28%の格子不整合にも関わらず成長し、その接合界面が原子層オーダーの急峻性を有すること、結晶の配向が一致することを高分解能透過電子顕微鏡観察によって初めて明らかにした。また、この接合のショットキー障壁が、500℃までの熱処理に対してほとんど変化しないという優れた熱的安定性を有することを明らかにした。さらに、表面自然酸化層の有無と接合の熱的安定性の関係を調べ、界面構造の分析によって、熱的安定性の向上要因を解析し、ショットキー接合を安定化する上で、粒界拡散の抑制と、表面自然酸化層などの要因によって生じる界面反応の抑制が重要であることを明らかにした。

第7章では、本研究において明らかにしたことをまとめ、工業化への課題について述べている。

審査結果の要旨

通信システムあるいは情報処理システムの高速度の鍵と目されている基本デバイス、砒化ガリウム電界効果トランジスタ (GaAsMESFET) の高性能化の為には、電流駆動能力の向上, FET 特性のばらつきを制御することなどが課題となっている。本論文は、新しいデバイス構造による, MESFET の相互コンダクタンス g_m の向上, 短チャネル効果の抑制, Al ショットキー接合の安定化, 結晶方位に起因する FET 特性の変化の抑制などを実現し, デバイス特性の高周波数化, 高速化, 均一化を行った結果について纏めたもので, 全文 7 章よりなる。

第 1 章は緒論である。

第 2 章では, 電流駆動能力を表す高 g_m の実現に, 側壁アシスト自己整合技術と n^+ 自己整合技術を用いた製作方法と新しいデバイス構造を提案し, g_m で 602ms/mm, 高速スイッチ動作については 16ps/ゲートを実現し, 高速デバイスとしての性能を実証した。

第 3 章では, FET のしきい値電圧シフトの原因となる短チャネル効果の抑制について, MBE 法で高不純物密度の薄層チャネルを形成し, n^+ 自己整合構造を採用することにより, 電流駆動能力を下げることなく短チャネル効果の抑制が可能であることを示している。これは実用上重要な成果である。

第 4 章では, 開発した二次元数値シミュレータを用いて比例縮小則を MESFET に適用し, ゲート長を短縮したときの FET 特性の解析を行い, 均一ドープとステップドープの 2 つのチャネル構造の場合について, チャネルアスペクト比で 10 程度が, ゲート長の短縮による高周波数化に適切であることを示した。これは有用な知見である。

第 5 章では, FET 特性のゲート結晶方向依存性の抑制方法について, この依存性の原因が結晶の対称性に基づく圧電効果によるものであることに着目し, (111) 面ではこの依存性がなくなることとを理論と実験により明らかにし, 集積回路の配置自由度の向上と特性の均一化に有効であることを示した。

第 6 章では, FET 特性の均一性, 再現性を高めるのに重要な Al/GaAs ショットキー接合の形成について, MBE 装置の到達真空度を 10^{-10} Torr 程度にして GaAs 表面の自然酸化膜を除去し, 室温で Al 単結晶を成長することにより, 500°C までの熱処理に対し, そのショットキー障壁が熱的に安定であることを明らかにしている。

第 7 章は結論である。

以上要するに本論文は, 砒化ガリウムによる MESFET の高性能化を目的として, デバイス特性の高周波数化, 高速化, 均一化を実現するために重要ないくつかの知見を得たもので, 電子工学および集積回路工学の発展に寄与するところが少なくない。

よって, 本論文は工学博士の学位論文として合格と認める。