

		たるい ゆきのぶ
氏 名	垂井 幸宣	
授 与 学 位	博士 (工学)	
学 位 授 与 年 月 日	平成 年 月 日	
学 位 授 与 の 根 拠 法 規	学位規則第 4 条第 2 項	
最 終 学 歴	平成 2 年 3 月	
	早稲田大学大学院理工学研究科物理学及応用物理学専攻 修士課程修了	
学 位 論 文 題 目	マイクロ波並列動作高出力 FET 増幅器に関する研究	
論 文 審 査 委 員	主査 東北大学教授 水野皓司 東北大学教授 坪内和夫 東北大学教授 安達文幸	

論 文 内 容 要 旨

第 1 章 序論

監視用レーダーへの適用に始まって、無線機器は、多くのレーダーシステムや通信システムに適用され、現代社会に欠かせない存在となっている。このような無線機器の必須かつ最重要な構成要素の一つに送信用の送信用増幅器がある。送信用増幅器の技術課題として、高出力化、高効率化、低ひずみ化、高安定化があげられる。この送信用増幅器には、上記無線機器の急速な利用の拡大に対し、進行波管形増幅器(TWTA; Traveling Wave Tube Amplifier), klystron等の電子管から、1970年ぐらいよりGaAs化合物半導体を用いた固体電力増幅器(SSPA; Solid State Power Amplifier)へ徐々にシフトされてきた。

SSPAは、整合回路も半導体基板上に作り込んだモノリシックマイクロ波集積回路(MMIC; Monolithic Microwave Integrated Circuit)の登場と相まって、TWTA等の電子管と比較し、小型・軽量化、電源電圧の低電圧化を実現できる。しかし、出力については電子管に劣り、SSPAの高出力化が重要な技術課題となっている。このため高出力化に向けた研究開発が、素子・回路開発の両面で活発になされている。現在マイクロ波帯で最も広く使用されているGaAs半導体は、耐圧の制限より出力に限界があるため、GaAs単位FET(Field Effect Transistor)を複数個並べたFETセルを、さらに複数個並列動作させる構成が用いられる。このとき、半導体素子の性能を最大限に引き出し、増幅器の高出力化を実現するためには、各FETセルの振幅・位相の励振状態を均一化させる必要がある。この要求に対して、幅の広い単一線路で整合回路を構成を用いると、動作周波数の高周波数化に応じて、物理的距離に起因する単位FET間の信号位相差と線路内の電界分布による振幅差が増大し、出力が低下する問題がある。このため、高周波数では、平面電力分配/合成回路(以下分配回路)により出力合成する増幅器構成がとられる。本論文では上記構成の増幅器をマイクロ波並列動作高出力FET増幅器と呼ぶ。

本論文では、上記マイクロ波並列動作高出力FET増幅器をとりあげ、半導体素子ではなく、回路面から高性能化の研究を実施した。本論文の目的は、回路面よりマイクロ波並列動作高出力FET増幅器の高安定化、高出力化、高効率化、低ひずみ化を実現することにある。

第2章 マイクロ波並列動作高出力 FET 増幅器の高安定化

第2章では、マイクロ波並列動作高出力 FET 増幅器の高安定化について述べる。分配回路により FET セルの出力を合成して高出力化を図るマイクロ波並列動作高出力 FET 増幅器では、従来から用いられている安定係数(K ファクタ)による安定性判別法だけでなく、並列化される複数個の FET セルおよび分配回路の特性アンバランスに起因して発生するループ発振についての安定性を考慮する必要がある。本課題に対して、これまでマイクロ波並列動作高出力 FET 増幅器に存在する複数個の閉ループについて、その発振条件や発振周波数について明確に述べられていなかった。また単一の低インピーダンス分岐線路内で発生するループ発振の抑圧法は、述べられていなかった。

本章では、マイクロ波並列動作高出力 FET 増幅器の複数の発振周波数を同増幅器内の複数のループ経路と関係づけ、線形回路解析による計算法を示す。またループ発振の抑圧のため分岐線路間に装荷するアイソレーション抵抗の抵抗値と装荷位置を決定する手法を示す。さらに単一の低インピーダンス分岐線路内で生じるループ発振に対して、発振を抑圧し安定化させるため、整合回路を分割し、分割したセル間の所定の位置にアイソレーション抵抗を装荷する回路構成を提案する。本研究は、APAA モジュール用高出力 FET 増幅器に適用され、高安定化を実現した。本研究は、FET セルを分割して分配回路で整合をとるマイクロ波並列動作高出力 FET 増幅器の高安定化回路設計法として有効である。

第3章 非対称線路構成を用いたマイクロ波並列動作高出力 FET 増幅器用分配回路

第3章では、マイクロ波並列動作高出力 FET 増幅器に用いられる多分岐分配回路の等分配化について述べる。マイクロ波並列動作高出力 FET 増幅器の高出力化実現に対する課題には、アクティブ素子面からは耐圧の上昇による単位 FET の高出力化の他に、分配回路の低損失化が重要となる。この低損失化には、線路損失の低減だけでなく、分配回路の振幅・位相の分配偏差の低減による低損失化すなわち分配効率の向上が重要となる。本課題に対して、これまでマイクロ波並列動作高出力 FET 増幅器に使用する分配回路の形状や回路エレメント同士の接続関係が分配特性に与える影響に対して十分に検討されていなかった。

本章では、上記分配回路の分配効率の向上に対し、まず、従来のマイクロストリップ線路等同一平面上に構成した線路による並列分配回路を用いる場合、4分配以上の分配回路では、分岐部の非対称性が常に存在することを示す。次に、分岐部に上記非対称性を有する2分配単位回路が、不等分配特性を有することをモーメント法による計算と実測により示す。さらに、上記2分配単位回路について、等分配化を実現するために、分配側線路の線路幅を異なる値に設定する簡易な構成の非対称線路構成分配回路を提案し、動作原理に基づく設計上の特性インピーダンスの関係式を導出する。本技術の有効性を Ku 帯の2分配回路で確認し、計算と実測で分配偏差 0.2dB 以下の等分配特性が得られることを示す。本研究は、マイクロ波並列動作高出力 FET 増幅器に用いられる分配回路の分配効率の向上に有効である。

第4章 非対称線路構成の等電力分配回路を用いた Ku 帯並列動作高出力 FET 増幅器

第4章では、マイクロ波並列動作高出力 FET 増幅器の高出力化、高効率化について述べる。複数の FET セルを多分岐の分配回路で出力合成するマイクロ波並列動作高出力 FET 増幅器では、分配回路の振幅・位相偏差の低減することにより、回路の低損失化が図られ、増幅器の高出力・高効率化につながる。また、分配回路の振幅・位相偏差の低減は、FET セルの動作が均一化するため、回路に起因するループ発振が抑圧され、高信頼性化にも重要となる。

本章では、2章で述べた線路幅を非対称にする構成により2分配回路の等電力分配化を図る手法を8

分配の分配回路の場合に拡張し、24 個の FET セルを並列動作させた電力増幅器の回路設計に適用した。さらに分岐ポート間の分配位相偏差を除去するために分岐点の位置を物理長の中心よりずらすオフセット形非対称線路構成分配回路を提案する。これにより分配回路の分配特性を振幅・位相ともに均一にできることを計算で示す。次に、これらの技術を Ku 帯送信機用高出力 FET 増幅器の試作に適用し従来の構成の分配回路を用いる場合に比べて、出力で 0.6dB、効率で 5%それぞれ上昇することを計算と実測により述べる。本研究は、レーダー用送信機の設計に適用された。分配数が多くなり合成効率が特に問題となる準ミリ波・ミリ波におけるマイクロ波並列動作高出力 FET 増幅器の高出力化回路設計法として有効である。

第 5 章 マイクロ波並列動作高出力 FET 増幅器の低ひずみ化

第 5 章では、マイクロ波並列動作高出力 FET 増幅器の低ひずみ化について述べる。移動体通信用基地局、衛星搭載用 SSPA には、高出力、高効率化の要求に加えて通信品質の確保、大容量化の要求より低ひずみ化が重要な課題となり、複数波が入力された場合のひずみ指標である相互変調ひずみ(IM: Inter Modulation)、ノイズ・パワー・レシオ(NPR)の低減等の低ひずみ特性を実現する必要がある。増幅器の低ひずみ化の検討は、フィードフォワード等のひずみ補償法と増幅器単体の低ひずみ化の 2 つに大別できる。このうち増幅器単体の低ひずみ化は、小型な回路で実現でき、ひずみ補償法を適用する上でも重要な技術となっている。一方、非線形動作時の増幅器に複数波や変調波が入力された場合、低周波数からマイクロ波帯まで広帯域なスペクトラムを有するひずみ成分が発生する。これに対して、近年、出力回路に発生する大振幅の低周波数ひずみ成分により、増幅器のバイアス信号が変動し、出力・ひずみ特性の劣化をもたらす現象の報告がなされているが、入力側の低周波数の負荷条件に対する検討はなされていない。

本章では、増幅器単体の低ひずみ化の課題に対して、増幅器に 2 波入力された場合について、差周波数(IM2; 2nd order IM)の整数倍の低周波数ひずみ成分が増幅器の帰還容量により入力側にも発生することを述べる。この入力側の低周波数ひずみ成分が、増幅器の低周波数利得により増幅器の出力側に増幅され、増幅器の出力・ひずみ特性が劣化することを示す。次に、低周波数利得のみを低減する RC 並列回路を増幅器の入力回路に設けることを提案し、その設計法を示す。さらに、これらの技術を C 帯高出力 FET 増幅器の試作に適用し、出力特性で 0.7dB、ひずみ特性で 4.0dB 改善されることを計算と実測により示す。本研究は、衛星通信用高出力増幅器に適用された。本研究は、ゲート幅が広く帰還容量の大きいマイクロ波並列動作高出力 FET 増幅器の低ひずみ化回路設計法として有効である。

第 6 章 結論

分配を用いたマイクロ波並列動作高出力 FET 増幅器の高出力化、低ひずみ化、高安定化について行った成果をまとめた。本研究は、システム性能の向上、通信容量の増大のため一層の高出力、低ひずみ、高周波数動作また高安定動作が望まれるレーダー・衛星通信用電力増幅器の今後の発展のために有効な研究である。

論文審査結果の要旨及び学力確認結果の要旨

論文提出者氏名	垂井幸宣
論文題目	マイクロ波並列動作高出力 FET 増幅器に関する研究
論文審査及び 学力確認担当者	主査 教授 水野皓司 教授 坪内和夫 教授 安達文幸 教授
論文審査結果の要旨	
<p>マイクロ波無線機器は、現在多くの通信システムやレーダーシステムに使用されており、その重要な構成要素の一つに送信用増幅器がある。本論文は、FET 増幅器をとりあげ、高出力を得るための並列動作回路に関して、増幅器の高安定化、高出力化、高効率化、低ひずみ化の観点より行った研究結果を纏めたもので、全編6章よりなる。</p> <p>第1章は序論である。</p> <p>第2章では、増幅器の高安定化について述べている。著者は、増幅器寄生発振の周波数について増幅器内の複数のループ経路と関係づけて回路解析を行い、発振抑圧のため分岐線路間に装荷するアイソレーション抵抗の最適値を決定している。本成果は、出力 20W の C 帯増幅器へ適用され、実用化されている。</p> <p>第3章では、並列動作の多分岐分配回路の高効率化について述べている。著者は、分配線路の線路幅を異なる値に設定した非対称線路構成を提案し、設計上必要な特性インピーダンスの関係式を導出している。次いで、その有効性を Ku 帯の2分配回路で確認し、分配偏差 0.2dB 以下の等分配特性が得られることを示している。</p> <p>第4章では、第3章で述べた高効率分配回路を 8 分配回路の場合に拡張して、24 個の FET セルを並列動作させる Ku 帯増幅器に適用し、従来の回路構成の場合に比べて、出力で 0.6dB、効率で 5% 向上出来たことを述べている。本成果は、レーダー用送信機に応用されている。</p> <p>第5章では、増幅器の低ひずみ化について述べている。複数波が入力した場合の相互変調歪みを低減する方法として、著者は低周波利得のみを低減する RC 並列回路を入力側に設けることを提案し、その設計法を示している。この成果は C 帯高出力 FET 増幅器の開発に適用され、出力特性で 0.7dB、ひずみ特性で 4.0dB 改善出来たことを示している。</p> <p>第6章は、結論であり、各章の成果を纏めている。</p> <p>以上要するに本論文は、マイクロ波並列動作 FET 増幅器に対して、高安定化、高出力化、高効率化、低ひずみ化に関して研究を行い、実用上有効な新たな知見を与えたものであり、電子工学の発展に寄与するところが少なくない。</p> <p>よって、本論文は博士（工学）の学位論文として合格と認める。</p>	
学力確認結果の要旨	
<p>平成15年8月20日、審査委員ならびに関係教官出席のもとに、学力確認のための試問を行った結果、本人は電子工学に関する十分な学力と研究指導能力を有することを確認した。</p> <p>なお、英学術論文に対する理解力から見て、外国語に対する学力も十分であることを認めた。</p>	

論文審査結果の要旨

マイクロ波無線機器は、現在多くの通信システムやレーダーシステムに使用されており、その重要な構成要素の一つに送信用増幅器がある。本論文は、FET 増幅器をとりあげ、高出力を得るための並列動作回路に関して、増幅器の高安定化、高出力化、高効率化、低ひずみ化の観点より行った研究結果を纏めたもので、全編6章よりなる。

第1章は序論である。

第2章では、増幅器の高安定化について述べている。著者は、増幅器寄生発振の周波数について増幅器内の複数のループ経路と関係づけて回路解析を行い、発振抑圧のため分岐線路間に装荷するアイソレーション抵抗の最適値を決定している。本成果は、出力 20W の C 帯増幅器へ適用され、実用化されている。

第3章では、並列動作の多分岐分配回路の高効率化について述べている。著者は、分配線路の線路幅を異なる値に設定した非対称線路構成を提案し、設計上必要な特性インピーダンスの関係式を導出している。次いで、その有効性を Ku 帯の 2 分配回路で確認し、分配偏差 0.2dB 以下の等分配特性が得られることを示している。

第4章では、第3章で述べた高効率分配回路を 8 分配回路の場合に拡張して、24 個の FET セルを並列動作させる Ku 帯増幅器に適用し、従来の回路構成の場合に比べて、出力で 0.6dB、効率で 5% 向上出来たことを述べている。本成果は、レーダー用送信機に応用されている。

第5章では、増幅器の低ひずみ化について述べている。複数波が入力した場合の相互変調歪みを低減する方法として、著者は低周波利得のみを低減する RC 並列回路を入力側に設けることを提案し、その設計法を示している。この成果は C 帯高出力 FET 増幅器の開発に適用され、出力特性で 0.7dB、ひずみ特性で 4.0dB 改善出来たことを示している。

第6章は、結論であり、各章の成果を纏めている。

以上要するに本論文は、マイクロ波並列動作 FET 増幅器に対して、高安定化、高出力化、高効率化、低ひずみ化に関して研究を行い、実用上有効な新たな知見を与えたものであり、電子工学の発展に寄与するところが少なくない。

よって、本論文は博士（工学）の学位論文として合格と認める。