

| | |
|-------------|--|
| 氏 名 | 樋 口 久 幸 |
| 授 与 学 位 | 工 学 博 士 |
| 学位授与年月日 | 平成 2 年 3 月 14 日 |
| 学位授与の根拠法規 | 学位規則第 5 条第 2 項 |
| 最 終 学 歴 | 昭 和 37 年 3 月 東北大学工学部電子工学科卒業 |
| 学 位 論 文 題 目 | バイポーラ LSI プロセスにおける不純物、 結晶欠陥に関する研究 |
| 論 文 審 査 委 員 | 東北大学教授 西沢 潤一 東北大学教授 小野 昭一 東北大学教授 宮本 信雄 東北大学教授 水野 皓司 |

論 文 内 容 要 旨

本論文は、バイポーラプロセスにおける結晶欠陥、不純物の挙動とその電気的特性への影響の検討と、その検討結果にもとづく結晶欠陥、不純物の制御により高性能で高良品率のバイポーラ・トランジスタを実現し、これによって、デバイス作製法の高性能化を達成した研究結果をまとめたものである。

本論文は3段階の研究と研究結果により構成される。その1は、結晶欠陥や不純物のバイポーラデバイス特性への影響を検出する評価法の検討である。その2は、結晶欠陥、不純物の制御法に関する検討である。その3は、その開発した制御法の適用によるデバイスの高性能化と良品率向上の検証である。この検証によって、本研究の成果を明らかにする。

以下に、各章の概略をのべる。

第1章では、本論文でのべるバイポーラ LSI プロセスにおける結晶欠陥、不純物研究の位置づけと研究の必要性をのべる。

まず、結晶欠陥や不純物とバイポーラ・トランジスタおよび LSI との関係を歴史的経過をふくめてのべ、結晶欠陥や不純物研究がバイポーラデバイス関連研究を中心に進展した状況を述べる。これによって、本研究の位置づけ、他の分野の LSI 研究における本研究の有用性をしめす。また、バイポーラ LSI においては、バイポーラ・トランジスタの高速化、高集積化、低雑音化などのデバイスの高性能化にくわえて、デバイスの良品率向上の必要性を明らかにする。

第2章では、バイポーラ・トランジスタの電気的特性に影響する不純物、結晶欠陥の検出についてのべ、本論文で対象とする結晶欠陥や不純物を明らかにする。

これらの検出には(1) 走査型電子顕微鏡(SEM)によるデバイスの欠陥箇所の検出、(2) コレクターエミッタ間短絡(C-Eショート)トランジスタの電気化学的検出、(3) 低周波雑音による再結合電流の検出、(4) キャリア寿命測定による不純物の検出の各方法を検討し、適用した。

SEMによる検出では、電子線(EB)が細く絞れるので局所的な違いを検出できる特徴を用いて、電子線によってSi中に発生するキャリアがpn接合に流入するときに発生する電圧もしくは、電流を検出してpn接合の特性を調べる電子線起電力法や電子線誘起電流法を用いる。この方法には、照射電子線の位置が正確に決定できること、照射電子線の加速電圧と電流から発生するキャリア数と位置が決まるので、定量的な観測ができる特徴がある。

これらの方法によれば、キャリア寿命 τ の測定から結晶の清浄度の評価や、ライフタイムキラー不純物の拡散領域の直接観察、 τ の局所的变化箇所の検出、表面反転層やMOSFETのチャネルの観察ができる。また、デバイスの不良箇所の検出には、不純物拡散漏れ、pn接合耐圧不良箇所と結晶欠陥、コレクタ・エミッタ短絡箇所、ゲート酸化膜の降伏箇所の直接検出、また、微細箇所の電位測定より結晶内の電位分布や、pn接合の空乏層内の電位分布も観測できる。さらに、この信号をSEM本来の機能である2次電子像と重ね合わせることにより検出箇所の同定が正確に行なえる特徴もある。さらには、2次電子のエネルギー分析により半導体素子上の電位分布を観測できる。検出感度向上により、pn接合の接触電位差の検出も可能である。

SEMの半導体応用として、新たに開発し観測した事項は、①表面反転層(Channel)の観察 ②キャリア寿命の測定 ③pn接合の降伏発生箇所の検出 ④コレクタ・エミッタ短絡箇所の検出、⑤表面電界集中 ⑥ゲート酸化膜の降伏箇所 ⑦接触電位差の観察 ⑧酸化膜の電子線誘起伝導を用いた電位分布の測定である。

(2) コレクターエミッタ間短絡(C-Eショート)箇所の電気化学的検出法は、C-Eショート箇所を実際のLSIにおいて非破壊で検出して、その原因を調べるために開発された方法である。この方法は、Al電極の電界エッチ、Mo、Ta膜の陽極酸化を用いて特性不良のトランジスタの漏れ電流を検出する。この方法によって、実用のLSI上で結晶欠陥とトランジスタ良品率との関係を解明できるようになり、その特性不良のマップからLSIの良品率を推定することができるようになった。この開発で新しく開発、適用した事項は①AlエッチによるC-E短絡のトランジスタの検出法 ②陽極酸化によるCE短絡トランジスタの検出法である。この方法によるLSI上の特性不良トランジスタの検出とその分布図作製は結晶欠陥と不純物の検討に活用されている。

(3) トランジスタの低周波雑音特性を用いて結晶欠陥や不純物を検出する方法には、作製されたLSI上のトランジスタを測定、評価できる特徴がある。特に、 $1/f$ 雑音はデバイス製作プロセスの清浄度をウエハー上に作られた素子の電気的特性上によく反映する点に特徴がある。新たに明らかにした事項は①雑音発生箇所が結晶内部であること、② $1/f$ 雑音とベース再結合電流(結晶内、界面の再結合電流)とが強い相関をしめすこと、③検討結果にもとづきデバイス製作プロセスの清浄度の評価に適用したことにある。

(4) キャリア寿命測定による不純物検出には、このキャリア寿命測定が現在最も検出感度がよく、かつ、プロセス途中でも高感度に清浄度を検出できる特徴がある。ここでの新たに開発した項目は①新測定法 ②プロセス依存性の検出 ③ウェハー形状依存性などの測定法の検討と確立である。

第3章ではバイポーラ・トランジスタの特性に影響を与える不純物の挙動、および、制御、プロセス途中に混入する重金属不純物などのゲッターリングによる除去、外部からの汚染防止、格子歪の少ない不純物採用による低格子歪デバイス構造とそれによる結晶欠陥の発生抑制や除去についてのべる。

まず、低格子歪トランジスタ構造では、最も高濃度に不純物を導入するエミッタの不純物に格子歪の小さい不純物のAsを低濃度化して用いる。低格子歪化により結晶欠陥の発生がなくなり、ベース再結合電流が低減され、 $1/f$ 雑音の極めて少ないバイポーラ・トランジスタが製作されるようになった。

不純物のゲッターリングでは、Auをマーカに用いてその挙動を明らかにした。これによって、不純物の除去、汚染防止法が確立された。明らかになった項目は、ゲッターリングの律速過程の解明、ゲッターリングの不純物吸収能力の定量化、達成できる清浄度、シミュレーションモデルである。

表面、界面の清浄化では、 SiO_2 膜のNa汚染とその防止、 $\text{Al}_2\text{O}_3/\text{SiO}_2$ 複合膜による表面電位の制御を行なっている。清浄プロセスの確立、複合膜による表面電位の制御性の確立によりバイポーラ・トランジスタへの表面の影響を低減した。その結果、最も表面の影響の大きい $1/f$ 雑音特性においても、表面の影響をほとんど完全に取り除くことができた。これによって表面清浄度と $1/f$ 雑音との関係を明らかにすることができた。

第4章では、開発したプロセス技術によって改善されたバイポーラ・トランジスタの電気的特性、および、良品率を評価した結果をのべ、結晶欠陥の制御、不純物の侵入防止やゲッターリングによる除去の有効性を検証した結果をのべる。まず、低周波雑音特性の改善では、プロセス技術の改善によって $1/f$ 雑音が発生する源が再結合ベース電流であることを検証し、低格子歪化、結晶と表面の清浄化により過剰ベース電流を低減することで雑音を低減できることをしめす。また、パルス性雑音、トランジスタの良品率向上も確認した。この検討で明らかにした項目は、 $1/f$ 雑音を表わす実験式の検証と $1/f$ 雑音特性の改善である。

トランジスタ良品率の検討では、結晶欠陥(転位)とトランジスタ良品率の関係を明らかにし、プロセス途上に導入される転位とバイポーラ・トランジスタの良品率の関係を解明し、汚染防止、格子歪の低減で高い良品率を達成できる事をしめす。

第5章では、以上のべた技術、明らかになった項目を総括し、得られた結果と結論をのべる。

1. バイポーラ・トランジスタの電気的特性向上を目標に、特性劣化を引き起こす結晶欠陥、不純物、表面特性の評価法、電気的特性不良箇所の検出法を検討し、次の方法を確立した。

(1) SEMによるデバイス欠陥箇所の検出と観測法、

- (2) 特性不良トランジスタの電気化学的検出法,
- (3) 雑音特性による再結合電流評価法,
- (4) 少数キャリア寿命測定による汚染評価法,

2. 結晶欠陥発生, キャリア寿命低下や再結合電流発生, 表面特性劣化を引き起こす格子歪, 汚染不純物の除去, もしくは, 侵入を防止, 抑制する方法を検討し, 次の結果を得た。

- (1) 最も高濃度に不純物を導入するエミッタ領域の不純物に格子歪の発生が少ない As を用いることで, P を用いたときの約 $1/30$ に格子歪みを低減した。この結果, 不純物導入にともなう結晶欠陥発生は完全に防止された。
- (2) 汚染不純物の除去—ゲッターリング—技術を検討し, その律速過程を明らかにした。検討結果より, 少数キャリア寿命 $1000\ \mu\text{s}$ を達成するゲッターリング技術を確立した。
- (3) 表面の特性劣化を引き起こす汚染の侵入防止法と, 清浄化プロセス, および, $\text{Al}_2\text{O}_3/\text{SiO}_2$ 層膜による表面電位の制御法を確立した。これによって, 電気的特性劣化を引き起こさない良好な表面特性がえられた。

3. バイポーラ・トランジスタの特性劣化を引き起こす原因を上記の方法で検出し, その原因を排除するプロセスを構築して, 次の結果をえた。

- (1) $1/f$ 雑音の発生源と考えられるエミッタ・ベース接合空乏層内の再結合電流を低減した清浄プロセスでトランジスタを製作し, $1/f$ 雑音をショット雑音以下に減少させた低雑音トランジスタを実現した。この $1/f$ 雑音低減によって, 2章の実験式の妥当性を確認した。
- (2) エミッタ不純物に As を用いた低格子歪トランジスタでは, 不純物導入にともなう結晶欠陥の発生がなくなり, パルス性雑音の発生防止が達成された。
- (3) トランジスタの良品率は局所的に発生する結晶欠陥で決まっており, その結晶欠陥のエミッタ領域に存在する確率がトランジスタの不良率にほぼ一致することを明らかにした。

おわりに, 本研究の成果が, MOS LSI や化合物半導体などに適用されることをしめし, また, バイポーラ LSI の超高速化への展開, MOS トランジスタとの複合化による高集積 LSI への展開に貢献できることをしめす。

審 査 結 果 の 要 旨

バイポーラ LSI は高速度集積回路の主要部をなすものであるが、その性能と集積度とは、集積されるバイポーラ・トランジスタの電気的特性と良品率とによって決まるところが多い。本論文は、高性能化の面では雑音特性の、又、良品率向上に関しては電気的特性の劣化の原因を追及し、それぞれの改善策を探求してきた研究の結果をまとめたもので、緒言と結言とを含めて5章よりなる。

第1章は緒言であり、本研究の企画された背景と現在までの歴史的展開、又、現在におけるバイポーラ・トランジスタの特性と、その中に見出される結晶欠陥及び不純物分布との関連などについてまとめたものである。

第2章より本論に入り、先ずバイポーラ・トランジスタ中に含まれる結晶欠陥の検出法として、走査形電子顕微鏡法、キャリア寿命分布の測定による方法などについて略述した後、電子顕微鏡法による結果を詳細に検討して得た結果について述べている。又、LSI を電解エッチすることにより、欠陥部表面の Al 膜が除去されることを利用した欠陥発見法を考え出し、実施してその有用性を確認した経緯を述べている。更に、 $1/f$ 雑音電流と過剰ベース電流との間に比例関係のあることを見出し、低雑音化のためには、過剰ベース電流を低減する方策を確立することが必要であると結論している。

第3章では、先ず、エミッタ部にドーピングする不純物原子の大きさが Si のそれと異なるために起る歪みを除去し、それによる結晶欠陥を除去しようとする従来法について追試したが、猶、低電流域で電流増幅率が低下し、低周波数での雑音が増加する結果になったことを述べ、これに対して、不純物として砒素を用いる筆者の歪みの低減法では、良好な結果が得られたことを述べている。又、エミッタ・ベース接合中での再結合による電流増幅率低下の原因を、接合表面の汚染によるものと考え、ゲッタリングを行って周辺の重金属をも含めて除去することに成功し、所期の効果を得ている。これらの成果は、バイポーラ・トランジスタの電気的特性、雑音特性の改善に非常に有効なもので、高く評価できる。

第4章は、製作したトランジスタの特性について述べたもので、何れも所期の如く著しい改善のなされたことを示している。

第5章は結言である。

以上要するに本論文は、集積回路中のバイポーラ・トランジスタの不良品の検出法について検討を行うと共に、実際の回路に適用して、不良品となる原因が表面汚染と結晶欠陥によることを確認し、その対策を提案し実施した結果、大幅な特性の向上を達成したもので、半導体工学に資するところが大きい。

よって、本論文は工学博士の学位論文として合格と認める。